

数字电子技术-题库

1、在画主从触发器的波形图时，应注意判断触发器次态的依据是时钟脉冲
() 前瞬间输入端的状态。

- A、 下降沿
- B、 上升沿
- C、 触发沿
- D、 终止沿

答案： A

2、当 T 触发器的输入端为 $T = ()$ 时，称为 T' 触发器。

- A、 1
- B、 0
- C、 2
- D、 3

答案： A

3、用“维持-阻塞”结构克服空翻中，CP () 前一瞬间的 D 信号决定输出状态。

- A、 上升沿
- B、 触发沿
- C、 终止沿
- D、 下降沿

答案： A

4、TTL 主从 JK 触发器 74LS72 有 () 个 J 端和 3 个 K 端，它们之间是与逻辑关系。

- A、 0
- B、 1
- C、 2
- D、 3

答案： D

5、高速 CMOS 边沿 D 触发器 74HC74 为边沿触发器，CP () 触发。

- A、 上升沿
- B、 触发沿
- C、 终止沿
- D、 下降沿

答案： A

6、时序电路的特点是具有（）。

- A、 反馈通路
- B、 控制端
- C、 触发器
- D、 逻辑功能

答案： A

7、组合逻辑电路中每一个（）变量是全部或部分输入变量的函数。

- A、 固定
- B、 起始
- C、 输入
- D、 输出

答案： D

8、二进制（）计数器(4位)的工作原理是4个JK触发器都接成T'触发器。

- A、 异步加法
- B、 同步加法
- C、 异步减法
- D、 同步减法

答案： A

9、将加法和减法计数器合并，并引入加/减控制信号x便构成4位二进制同步（）计数器。

- A、 加法
- B、 可逆
- C、 减法
- D、 异步

答案： B

10、（ ）包含一个独立的 1 位二进制计数器和一个独立的五进制计数器。

- A、 74290
- B、 74161
- C、 74191
- D、 8421BCD

答案： A

11、（ ）适用于具有同步清零端的集成计数器。

- A、 异步清零法
- B、 异步预置数法
- C、 同步清零法
- D、 同步预置数法

答案： C

12、（ ）是存储二进制数码的时序电路组件。

- A、 数码寄存器
- B、 移位寄存器
- C、 分频器
- D、 触发器

答案： A

13、（ ）计数器的特点是电路简单，M 位移位寄存器可以计 N 个数，实现模 N 计数器。

- A、 环形
- B、 异步
- C、 同步
- D、 逻辑

答案： A

14、半导体存储器是现代数字系统特别是计算机系统中的重要组成部件，它可分为（ ）两大类。

- A、 RAM
- B、 DRAM
- C、 SRAM

D、 ROM

答案： AD

15、将（）组合起来，并引入一控制端 S 便构成既可左移又可右移的双向移位寄存器。

A、 右移寄存器

B、 左移寄存器

C、 数码寄存器

D、 移位寄存器

答案： AB

16、RAM 由（）等几部分组成。

A、 存储矩阵

B、 地址译码器

C、 读写控制器

D、 片选控制

答案： ABCD

17、什么是与逻辑？

答案： 只有当决定一件事情的条件全部具备之后，这件事情才会发生。

18、二极管与门和或门电路的缺点是什么？

答案： 在多个门串接使用时，会出现低电平偏离标准值的情况。

19、采用推拉式输出级，输出阻抗比较小，迅速给负载电容充放电是为了什么？

答案： 提高 TTL 与非门工作速度。

20、什么是噪声容限？

答案： TTL 的输入高低电平也有一个范围，即它的输入信号允许一定的容关，称为噪声容限。

21、74LS00 是什么？

答案： 是与非门器件， 内部含有 4 个 2 输入端与非门，共有 14 个引脚。

22、FET 的优点有哪些？

答案： FET 的优点有制造工艺简单，功耗小，温度特性好，输入电阻极高等。

23、什么是编码器？

答案： 能够实现编码功能的逻辑部件称为编码器。

24、计数器

答案： 计数器是用以统计输入脉冲 CP 个数的电路。

25、非二进制计数器

答案： N 进制计数器又称模 N 计数器，当 $N \neq 2$ 时，为非二进制计数器。

26、74290 的功能

答案： 异步清零、异步置数、计数。

27、或逻辑：当决定一件事情的几个条件中，只要有一个或一个以上条件具备，这件事情就发生。

答案： 正确

28、与或非是由与、或、非三种运算组合而成。

答案： 正确

29、驱动门的输出高、低电平与负载门要求的输入高、低电平要匹配。

答案： 正确

30、一个逻辑函数的表达式不是唯一的。可以有多种形式，并且能互相转换。

答案： 正确

31、最小项 n 个变量的逻辑函数中， 包含全部变量的乘积项称为最小项。

答案： 正确

32、要充分利用无关项可以当 0 也可以当 1 的特点，尽量扩大卡诺圈，使逻辑函数更简。

答案： 正确

33、修改逻辑设计是冒险现象的消除方法。

答案： 正确

34、译码器将输入代码转换成特定的输出信号。

答案： 正确

35、数字显示器按显示方式分，有字型重叠式，分段式、点阵式等。

答案： 正确

36、当逻辑函数的变量个数和数据选择器的地址输入变量个数相同时，可直接用数据选择器来实现逻辑函数。

答案： 正确

37、TTL 门电路的输出高低电平不是一个值，而是一个（ ）。

答案： 范围；

38、使用 OC 门时一定要外接电阻 R_p ， R_p 一般选（ ）左右。

答案： 1k；

39、场效应管

答案： 简称 FET，是一种电压控制器件。；

40、（ ）是多数载流子受控导电器件，所以温度稳定性好。

答案： MOS 管；

41、2 驱动门要为负载门提供足够的（ ）。

答案： 输入电流；

42、利用反演规则，可以非常方便地求得一个函数的（ ）。

答案： 反函数；

43、变量逻辑函数的全部最小项共有（ ）个。

答案： 2 的 n 次方；

44、要求用与非门实现该逻辑电路，就将表达式（ ）成与非—与非表达式。

答案： 转换；

45、（ ）的分析步骤为：写出各输出端的逻辑表达式，化简和变换逻辑表达式，列出真值表，确定功能。

答案： 组合逻辑电路；

46、（ ）是用一组二进制代码按一定的规则表示字母、数字、符号等逻辑信号。

答案： 编码；

47、利用（ ）可实现不同功能触发器间逻辑功能的相互转换。

答案： 特性方程；

48、（ ）中任何一个时刻的输出状态不仅取决于当时的输入信号，还与电路的原状态有关。

答案： 时序逻辑电路；

49、非二进制计数器中最典型的是（ ）计数器。

答案： 十进制；

50、用 4 个上升沿触发的 D 触发器组成的 4 位异步二进制减法计数器的工作原理是（ ）。

答案： D 触发器也都接成 T' 触发器；

51、逻辑变量和（ ）只能取两个值 0 和 1。

- A、 输入逻辑
- B、 逻辑函数
- C、 输出逻辑
- D、 逻辑代数

答案： B

52、DTL 与非门电路满足（ ）逻辑关系。

- A、 与或非
- B、 或非
- C、 与非
- D、 与或

答案： C

53、TTL 中（ ）的逻辑关系为：输入全为高电平时，输出为低电平；输入有低电平时，输出为高电平。

- A、 与或非
- B、 或非
- C、 与非
- D、 与或

答案： C

54、（ ）是指当门电路的输入端接低电平时，从门电路输入端流出的电流。

- A、 输入低电平电流
- B、 输出低电平电流
- C、 输入高电平电流
- D、 输出高电平电流

答案： A

55、555 定时器是由三个 5k 电阻组成的 () 和两个 () 组成。

- A、 计数器
- B、 寄存器
- C、 电压比较器
- D、 分压器

答案： CD

56、TTL 分为两大系列，其中 () 系列用于民用品。

- A、 74
- B、 44
- C、 64
- D、 54

答案： A

57、() 不是输出特性曲线的工作区。

- A、 可变电阻区
- B、 导通区
- C、 饱和区
- D、 截止区

答案： B

58、在应用反演规则求反函数时保持运算的优先顺序不变，必要时加 () 表明。

- A、 分隔符
- B、 非号
- C、 括号
- D、 分号

答案： C

59、ROM 的内部结构由 () 组成。

- A、 地址译码器
- B、 存储矩阵

C、 读写控制器

D、 片选控制

答案： AB

60、可采用（）来判断一个组合电路是否存在逻辑冒险。

A、 代数法

B、 函数法

C、 排除法

D、 逻辑分析

答案： A

61、在可能产生冒险的门电路输出端并接一个电容。利用电容两端的电压不能突变的特性，消除冒险信号。

A、 滤波

B、 逻辑

C、 组合

D、 数字

答案： A

62、集成数据选择器 74151 是（）数据选择器。

A、 8 选 1

B、 16 选 1

C、 8 选 4

D、 16 选 4

答案： A

63、用两片 74151 可以组成（）数据选择器。

A、 16 选 1

B、 8 选 1

C、 8 选 4

D、 16 选 4

答案： A

64、集成数值比较器 7485 是（）二进制数比较器。

- A、 2 位
- B、 8 位
- C、 16 位
- D、 4 位

答案： D

65、用 2 片 7485 可以组成 () 二进制数比较器。

- A、 8 位
- B、 4 位
- C、 2 位
- D、 16 位

答案： A

66、用 () 组成的基本 RS 触发器的电路结构是由两个门电路交叉连接而成。

- A、 与非门
- B、 或非门
- C、 与或门
- D、 与或非门

答案： A

67、基本触发器中的 R 为复位输入端，S 为 () 输入端。

- A、 置位
- B、 复位
- C、 末位
- D、 选择位

答案： A

68、MOS 集成电路与 TTL 门电路相比的优点是什么？

答案： 功耗低，扇出数大，噪声容限大，开关速度与 TL 接近等。

69、逻辑函数的最基本表达形式是什么？

答案： 与或表达式是逻辑函数的最基本表达形式。

70、什么是逻辑竞争？

答案： 由于不同路径上门的级数不同，或者门电路延迟时间的差异，导致到达会合点的时间有先有后，这种竞争称为逻辑竞争。

71、什么是数据选择器？

答案： 根据地址选择码从多路输入数据中选择一路，送到输出。

72、什么是全加器？

答案： 能同时进行本位数和相邻低位的进位信号的加法运算的是全加器。

73、序列信号

答案： 在时钟脉冲作用下产生的一串周期性的二进制信号。

74、当负载门的个数增加，灌电流增大，输出低电平升高。

答案： 正确

75、实现信号的分时传送是三态门在计算机总线结构中的应用之一。

答案： 正确

76、多位数加法器的特点是结构简单，工作速度较低。

答案： 正确

77、组合电路任时刻的输出状态只决定于该时刻各输入状态的组合，而与电路的原状态无关。

答案： 正确

78、计数器按数字的增减趋势可分为加法计数器、减法计数器和可逆计数器。

答案： 正确

79、计数器按计数器中触发器翻转是否与计数脉冲同步分为同步计数器和异步计数器。

答案： 正确

80、（ ）是一种与共阴极数字显示器配合使用的集成译码器。

答案： 7448；

81、（ ）可以比较两个位数相同的二进制数的大小。

答案： 数值比较器；

82、分立元件电路是（ ）元件通过连接线构成。

A、 单个

B、 两个

C、 三个

D、 四个

答案： A

83、高电平为逻辑 1，低电平为逻辑 0 的逻辑体制是（）。

A、 正逻辑

B、 负逻辑

C、 模拟信号

D、 数字信号

答案： A

84、什么是集成电路？

答案： 集成电路一多个元件集成在微小的半导体芯片上，形成完整的电路。

85、电子电路按工作信号不同分为：模拟电子电路和数字电子电路。

答案： 正确

86、二进制就是以 2 为基数的计数体制，只由两个数字符号 0 和 1 组成。计数规律为“逢二进一”或“借一当二”。

答案： 正确

87、（）不是三极管的工作状态

A、 放大

B、 缩小

C、 饱和

D、 截止

答案： B

88、三极管工作在（）状态的条件为：发射结正偏，集电结反偏。

A、 缩小

B、 放大

C、 饱和

D、 截止

答案： B

89、三极管工作在截止状态的条件是什么？

答案： 发射结反偏或小于死区电压。

90、二极管从截止转为正向导通需要时间，这段时间称为开通时间。

答案： 正确

91、三极管工作在饱和状态的电压条件为:发射结正偏，集电结也正偏。

答案： 正确

92、（）逻辑是条件具备时事情不发生，条件不具备时事情才发生。

A、 非

B、 与

C、 或

D、 与非

答案： A

93、逻辑变量和（）只能取两个值 0 和 1。

A、 输入逻辑

B、 逻辑函数

C、 输出逻辑

D、 逻辑代数

答案： B

94、什么是与逻辑？

答案： 只有当决定一件事情的条件全部具备之后，这件事情才会发生。

95、或逻辑：当决定一件事情的几个条件中，只要有一个或一个以上条件具备，这件事情就发生。

答案： 正确

96、与或非是由与、或、非三种运算组合而成。

答案： 正确

97、DTL 与非门电路满足（）逻辑关系。

A、 与或非

B、 或非

C、 与非

D、 与或

答案： C

98、TTL 中（ ）的逻辑关系为:输入全为高电平时，输出为低电平:输入有低电平时，输出为高电平。

- A、 与或非
- B、 或非
- C、 与非
- D、 与或

答案： C

99、二极管与门和或门电路的缺点是什么？

答案： 在多个门串接使用时，会出现低电平偏离标准值的情况。

100、将二极管与门(或门)电路和三极管非门电路组合起来可避免低电平偏离的情况。

答案： 正确

101、输入全为高电平时，输出为低电平是与非门的逻辑之一。

答案： 正确

102、（ ）时间是从输入波形上升沿的中点到输出波形下降沿的中点所经历的时间。

- A、 截止延迟
- B、 导出延迟
- C、 导通延迟
- D、 传输延迟

答案： C

103、（ ）时间是从输入波形下降沿的中点到输出波形上升沿的中点所经历的时间。

- A、 截止延迟
- B、 导出延迟
- C、 导通延迟
- D、 传输延迟

答案： A

104、采用推拉式输出级，输出阻抗比较小，迅速给负载电容充放电是为了什么？

答案： 提高 TTL 与非门工作速度。

105、采用多发射极三极管加快了存储电荷的消散过程是 TTL 与非门提高工作速度的原理。

答案： 正确

106、一般 TTL 与非门传输延迟时间的值为几纳秒~十几个纳秒。

答案： 正确

107、（ ）是指当门电路的输入端接高电平时，流入输入端的电流。

- A、 输入低电平电流
- B、 输出低电平电流
- C、 输出高电平电流
- D、 输入高电平电流

答案： D

108、（ ）是指当门电路的输入端接低电平时，从门电路输入端流出的电流。

- A、 输入低电平电流
- B、 输出低电平电流
- C、 输入高电平电流
- D、 输出高电平电流

答案： A

109、什么是噪声容限？

答案： TTL 的输入高低电平也有一个范围，即它的输入信号允许一定的容关，称为噪声容限。

110、当负载门的个数增加，灌电流增大，输出低电平升高。

答案： 正确

111、TTL 门电路的输出高低电平不是一个值，而是一个（ ）。

答案： 范围；

112、TTL 分为两大系列，其中（ ）系列用于军用品。

- A、 74
- B、 44

C、 64

D、 54

答案： D

113、TTL 分为两大系列，其中（）系列用于民用品。

A、 74

B、 44

C、 64

D、 54

答案： A

114、74LS00 是什么？

答案： 是与非门器件， 内部含有 4 个 2 输入端与非门， 共有 14 个引脚。

115、实现信号的分时传送是三态门在计算机总线结构中的应用之一。

答案： 正确

116、使用 OC 门时一定要外接电阻 R_p ， R_p 一般选（）左右。

答案： 1k；

117、（）不是输出特性曲线的工作区。

A、 可变电阻区

B、 导通区

C、 饱和区

D、 截止区

答案： B

118、（）是栅源间的等效电阻。

A、 直流输出电阻

B、 直流输入电阻

C、 交流输入电阻

D、 交流输出电阻

答案： B

119、FET 的优点有哪些？

答案： FET 的优点有制造工艺简单， 功耗小， 温度特性好， 输入电阻极高等。

120、CMOS 逻辑门电路是由 N 沟道 MOSFET 和 P 沟道 MOSFET 互补而成。

答案： 正确

121、场效应管

答案： 简称 FET，是一种电压控制器件。；

122、CMOS 非门的平均传输延迟时间约为 () ns.

A、 10

B、 20

C、 30

D、 50

答案： A

123、因 CMOS 管有极高的输入阻抗，故其扇出系数很大，可达 () 。

A、 50

B、 60

C、 10

D、 30

答案： A

124、异或门电路由哪两级组成？

答案： 异或门电路由两级组成，前级为或非门，后级为与或非门。

125、由于 CMOS 非门电路工作时总有一个管子导通，所以当带电容负载时，给电容充电和放电都比较快。

答案： 正确

126、 () 是多数载流子受控导电器件，所以温度稳定性好。

答案： MOS 管；

127、要提高 CMOS 门的驱动能力，可将同一芯片上的多个门 () 使用。

A、 并联

B、 串联

C、 混联

D、 关联

答案： A

128、对于与非门及与门，多余输入端应接（ ）。

- A、 高电平
- B、 低电平
- C、 高电压
- D、 低电压

答案： A

129、MOS 集成电路与 TTL 门电路相比的优点是什么？

答案： 功耗低，扇出数大，噪声容限大，开关速度与 TL 接近等。

130、驱动门的输出高、低电平与负载门要求的输入高、低电平要匹配。

答案： 正确

131、2 驱动门要为负载门提供足够的（ ）。

答案： 输入电流；

132、在应用反演规则求反函数时保持运算的优先顺序不变，必要时加（ ）表明。

- A、 分隔符
- B、 非号
- C、 括号
- D、 分号

答案： C

133、在应用反演规则求反函数时变换中，几个变量(一个以上)的公共（ ）保持不变。

- A、 分隔符
- B、 顺序
- C、 非号
- D、 分号

答案： C

134、逻辑函数的最基本表达形式是什么？

答案： 与或表达式是逻辑函数的最基本表达形式。

135、一个逻辑函数的表达式不是唯一的。可以有多种形式，并且能互相转换。

答案： 正确

136、利用反演规则，可以非常方便地求得一个函数的（）。

答案： 反函数；

137、对于变量的任组取值，全体最小项的和为（）。

A、 1

B、 2

C、 3

D、 0

答案： A

138、对于任意一个最小项，只有与之对应的一组变量取值使它的值为（）。

A、 0

B、 1

C、 2

D、 3

答案： B

139、什么是最小项表达式？

答案： 与或式中的每一个与项均为最小项。

140、最小项 n 个变量的逻辑函数中，包含全部变量的乘积项称为最小项。

答案： 正确

141、变量逻辑函数的全部最小项共有（）个。

答案： 2 的 n 次方；

142、（）就是由门电路组合而成，电路中没有记忆单元，没有反馈通路。

A、 组合模块

B、 时序电路

C、 组合电路

D、 数字电路

答案： C

143、（）中每一个输出变量是全部或部分输入变量的函数。

A、 数字电路

- B、 组合模块
- C、 时序电路
- D、 组合电路

答案： D

144、组合逻辑电路的特点是什么？

答案： 电路任时刻的输出状态只决定于该时刻各输入状态的组合，而与电路的原状态无关。

145、要充分利用无关项可以当 0 也可以当 1 的特点，尽量扩大卡诺圈，使逻辑函数更简。

答案： 正确

146、要求用与非门实现该逻辑电路，就将表达式（）成与非—与非表达式。

答案： 转换；

147、可采用（）来判断一个组合电路是否存在逻辑冒险。

- A、 代数法
- B、 函数法
- C、 排除法
- D、 逻辑分析

答案： A

148、在可能产生冒险的门电路输出端并接一个电容。利用电容两端的电压不能突变的特性，消除冒险信号。

- A、 滤波
- B、 逻辑
- C、 组合
- D、 数字

答案： A

149、什么是逻辑竞争？

答案： 由于不同路径上门的级数不同，或者门电路延迟时间的差异，导致到达会合点的时间有先有后，这种竞争称为逻辑竞争。

150、修改逻辑设计是冒险现象的消除方法。

答案： 正确

151、（）的分析步骤为:写出各输出端的逻辑表达式，化简和变换逻辑表达式，列出真值表，确定功能。

答案： 组合逻辑电路；

152、8个输入端，3个输出端，常称为（）编码器。

A、 3线-8线

B、 8线-3线

C、 8线-8线

D、 3线-3线

答案： B

153、用两片74148优先编码器串行扩展可以实现（）优先编码器。

A、 16线-4线

B、 8线-4线

C、 8线-3线

D、 4线-4线

答案： A

154、什么是编码器？

答案： 能够实现编码功能的逻辑部件称为编码器。

155、译码器将输入代码转换成特定的输出信号。

答案： 正确

156、（）是用一组二进制代码按一定的规则表示字母、数字、符号等逻辑信号。

答案： 编码；

157、用两片74138可以扩展为（）译码器。

A、 4线-16线

B、 4线-8线

C、 3线-16线

D、 4线-4线

答案： A

158、二进制译码器 74138 是 () 译码器。

- A、 3 线-16 线
- B、 4 线-16 线
- C、 3 线-8 线
- D、 4 线-8 线

答案： C

159、数据分配器是什么？

答案： 将一路输入数据根据地址选择码分配给多路数据输出中的某一路输出。

160、数字显示器按显示方式分，有字型重叠式，分段式、点阵式等。

答案： 正确

161、用 () 实现多输出逻辑函数时，优点更明显。

答案： 译码器；

162、集成数据选择器 74151 是 () 数据选择器。

- A、 8 选 1
- B、 16 选 1
- C、 8 选 4
- D、 16 选 4

答案： A

163、用两片 74151 可以组成 () 数据选择器。

- A、 16 选 1
- B、 8 选 1
- C、 8 选 4
- D、 16 选 4

答案： A

164、什么是数据选择器？

答案： 根据地址选择码从多路输入数据中选择一路，送到输出。

165、当逻辑函数的变量个数和数据选择器的地址输入变量个数相同时，可直接用数据选择器来实现逻辑函数。

答案： 正确

166、（）是一种与共阴极数字显示器配合使用的集成译码器。

答案： 7448；

167、集成数值比较器 7485 是（）二进制数比较器。

- A、 2 位
- B、 8 位
- C、 16 位
- D、 4 位

答案： D

168、用 2 片 7485 可以组成（）二进制数比较器。

- A、 8 位
- B、 4 位
- C、 2 位
- D、 16 位

答案： A

169、什么是全加器？

答案： 能同时进行本位数和相邻低位的进位信号的加法运算的是全加器。

170、多位数加法器的特点是结构简单，工作速度较低。

答案： 正确

171、（）可以比较两个位数相同的二进制数的大小。

答案： 数值比较器；

172、用（）组成的基本 RS 触发器的电路结构是由两个门电路交叉连接而成。

- A、 与非门
- B、 或非门
- C、 与或门
- D、 与或非门

答案： A

173、基本触发器中的 R 为复位输入端，S 为（）输入端。

- A、 置位
- B、 复位

- C、 末位
- D、 选择位

答案： A

174、什么是时序逻辑电路？

答案： 任何一个时刻的输出状态不仅取决于当时的输入信号，还与电路原来的输出状态有关。

175、具有反馈通道是时序电路的特点。

答案： 正确

176、时序电路的特点是含有（ ）（最常用的是触发器）。

答案： 记忆元件；

177、（ ）体现了触发器从一个状态变化到另一个状态或保持原状不变时，对输入信号的要求。

- A、 状态转换图
- B、 卡诺图
- C、 波形图
- D、 驱动表

答案： A

178、（ ）表示了触发器从一个状态变化到另一个状态或保持原状态不变时，对输入信号的要求。

- A、 驱动表
- B、 卡诺图
- C、 波形图
- D、 状态转换图

答案： A

179、同步触发器是什么？

答案： 给触发器加一个时钟控制端 CP，只有在 CP 端上出现时钟脉冲时，触发器的状态才能改变。这种触发器称为同步触发器。

180、波形图中 R、S 控制状态转换的方向，CP 控制状态转换的时刻。

答案： 正确

181、同步触发器的状态转换分别由 R 和 S 和（ ）控制。

答案： CP；

182、在画主从触发器的波形图时，应注意触发器的触发翻转发生在时钟脉冲的（）。

- A、 终止沿
- B、 上升沿
- C、 触发沿
- D、 下降沿

答案： C

183、在画主从触发器的波形图时，应注意判断触发器次态的依据是时钟脉冲（）前瞬间输入端的状态。

- A、 下降沿
- B、 上升沿
- C、 触发沿
- D、 终止沿

答案： A

184、主从 RS 触发器的电路结构是什么？

答案： 由两级同步 RS 触发器串联组成。

185、主从触发器的触发翻转分为两个节拍。

答案： 正确

186、JK 触发器（）可以用功能表表示。

答案： 逻辑功能；

187、当 T 触发器的输入端为 $T=()$ 时，称为 T' 触发器。

- A、 1
- B、 0
- C、 2
- D、 3

答案： A

188、用“维持-阻塞”结构克服空翻中，CP（）前一瞬间的 D 信号决定输出状态。

- A、 上升沿

- B、 触发沿
- C、 终止沿
- D、 下降沿

答案： A

189、将 JK 触发器的 J 和 K 相连作为 T 输入端就构成了 T 触发器。

答案： 正确

190、用“维持-阻塞”结构克服空翻具有边沿触发的特点。

答案： 正确

191、由此看出，主从 JK 触发器在 CP=1 期间，主触发器只变化一次，这种现象称为（）现象。

答案： 一次变化；

192、TTL 主从 JK 触发器 74LS72 有（）个 J 端和 3 个 K 端，它们之间是与逻辑关系。

- A、 0
- B、 1
- C、 2
- D、 3

答案： D

193、高速 CMOS 边沿 D 触发器 74HC74 为边沿触发器，CP（）触发。

- A、 上升沿
- B、 触发沿
- C、 终止沿
- D、 下降沿

答案： A

194、CMOS 主从结构的边沿触发器的电路结构是由 CMOS 逻辑门和 CMOS 传输门组成。

答案： 正确

195、TTL 主从 JK 触发器 74LS72 为主从型结构，CP 下跳沿触发。

答案： 正确

196、利用（）可实现不同功能触发器间逻辑功能的相互转换。

答案： 特性方程；

197、时序电路的特点是具有（ ）。

- A、 反馈通路
- B、 控制端
- C、 触发器
- D、 逻辑功能

答案： A

198、组合逻辑电路中每一个（ ）变量是全部或部分输入变量的函数。

- A、 固定
- B、 起始
- C、 输入
- D、 输出

答案： D

199、组合电路就是由门电路组合而成，电路中没有记忆单元，没有反馈通路。

答案： 正确

200、组合电路任一时刻的输出状态只决定于该时刻各输入状态的组合，而与电路的原状态无关。

答案： 正确

201、（ ）中任何一个时刻的输出状态不仅取决于当时的输入信号，还与电路的原状态有关。

答案： 时序逻辑电路；

202、二进制（ ）计数器(4位)的工作原理是4个JK触发器都接成T'触发器。

- A、 异步加法
- B、 同步加法
- C、 异步减法
- D、 同步减法

答案： A

203、计数器

答案： 计数器是用以统计输入脉冲 CP 个数的电路。

204、计数器按数字的增减趋势可分为加法计数器、减法计数器和可逆计数器。

答案： 正确

205、计数器按计数器中触发器翻转是否与计数脉冲同步分为同步计数器和异步计数器。

答案： 正确

206、非二进制计数器中最典型的是（ ）计数器。

答案： 十进制；

207、将加法和减法计数器合并，并引入加/减控制信号 x 便构成 4 位二进制同步（ ）计数器。

A、 加法

B、 可逆

C、 减法

D、 异步

答案： B

208、非二进制计数器

答案： N 进制计数器又称模 N 计数器，当 $N \neq 2$ 时，为非二进制计数器。

209、计数器也可作为分频器。

答案： 正确

210、二进制同步加法计数器翻转规律性较强，只需用“观察法”就可设计出电路。

答案： 正确

211、用 4 个上升沿触发的 D 触发器组成的 4 位异步二进制减法计数器的工作原理是（ ）。

答案： D 触发器也都接成 T' 触发器；

212、（ ）包含一个独立的 1 位二进制计数器和一个独立的五进制计数器。

A、 74290

B、 74161

C、 74191

D、 8421BCD

答案： A

213、74290 的功能

答案： 异步清零、异步置数、计数。

214、用两片 4 位二进制加法计数器 74161 采用同步级联方式构成的 8 位二进制同步加法计数器，模为 16X 16=256。

答案： 正确

215、用两片 74191 采用异步级联方式可构成 8 位二进制异步可逆计数器。

答案： 正确

216、同步级联是（ ）的级联。

答案： 计数器；

217、（ ）适用于具有同步清零端的集成计数器。

- A、 异步清零法
- B、 异步预置数法
- C、 同步清零法
- D、 同步预置数法

答案： C

218、异步清零法适用于

答案： 异步清零法适用于具有异步清零端的集成计数器。

219、同步预置数法适用于具有同步预置端的集成计数器。

答案： 正确

220、可用模 N 计数器组成 N 分频器。

答案： 正确

221、（ ）适用于具有异步预置端的集成计数器。

答案： 异步预置数法；

222、（ ）是存储二进制数码的时序电路组件。

- A、 数码寄存器
- B、 移位寄存器
- C、 分频器

D、 触发器

答案： A

223、序列信号

答案： 在时钟脉冲作用下产生的一串周期性的二进制信号。

224、移位寄存器不但可以寄存数码，而且在移位脉冲作用下，寄存器中的数码可根据需要向左或向右移动 1 位。

答案： 正确

225、左移寄存器的结构特点:右边触发器的输出端接左邻触发器的输入端。

答案： 正确

226、（ ）的左边触发器的输出端接右邻触发器的输入端。

答案： 右移寄存器；

227、（ ）计数器的特点是电路简单，M 位移位寄存器可以计 N 个数，实现模 N 计数器。

A、 环形

B、 异步

C、 同步

D、 逻辑

答案： A

228、将（ ）组合起来，并引入一控制端 S 便构成既可左移又可右移的双向移位寄存器。

A、 右移寄存器

B、 左移寄存器

C、 数码寄存器

D、 移位寄存器

答案： AB

229、一般来说，N 位移位寄存器可以组成模 $2N$ 的扭环形计数器，只需将末级输出反相后，接到串行输入端。

答案： 正确

230、寄存器也是一种常用的时序逻辑器件。

答案： 正确

231、为了增加有效计数状态，扩大计数器的模，可用（）。

答案： 扭环形计数器；

232、（）中每一个存储单元都有了一个固定的编号，称为地址。

- A、 片选控制
- B、 地址译码器
- C、 读写控制器
- D、 储存矩阵

答案： D

233、RAM 由（）等几部分组成。

- A、 存储矩阵
- B、 地址译码器
- C、 读写控制器
- D、 片选控制

答案： ABCD

234、随机存取存储器(RAM)也叫做读/写存储器。

答案： 正确

235、只读存储器(ROM)，其内容只能读出不能写入。

答案： 正确

236、（）是用以存储二进制信息的器件。

答案： 存储器；

237、（）由二极管与门和或门构成。

- A、 二极管固定 RAM
- B、 ROM 储存器
- C、 读写控制器
- D、 二极管固定 ROM

答案： D

238、ROM 的内部结构由（）组成。

- A、 地址译码器
- B、 存储矩阵

C、 读写控制器

D、 片选控制

答案： AB

239、二极管固定 ROM 中与门阵列组成译码器，或门阵列构成存储阵列。

答案： 正确

240、为做图方便，我们将 ROM 矩阵中的二极管用节点表示。

答案： 正确

241、（）是厂家把数据写入存储器中，用户无法进行任何修改。

答案： 固定 ROM；

242、（）是一种非易失性的存储器，它存储的是固定数据。

A、 RAM

B、 ROM

C、 SRAM

D、 DRAM

答案： B

243、半导体存储器是现代数字系统特别是计算机系统中的重要组成部件，它可分为（）两大类。

A、 RAM

B、 DRAM

C、 SRAM

D、 ROM

答案： AD

244、现有型号的 EPROM，输出多为 8 位。

答案： 正确

245、RAM 是一种时序逻辑电路，具有记忆功能。

答案： 正确

246、（）能将边沿变化缓慢的电压波形整形为边沿陡峭的矩形脉冲。

A、 施密特触发器

B、 555 定时器

- C、多谐振荡器
- D、单稳态触发器

答案： A

247、555 定时器是由三个 5k 电阻组成的（ ）和两个（ ）组成。

- A、计数器
- B、寄存器
- C、电压比较器
- D、分压器

答案： CD

248、施密特触发器具有回差电压特性

答案： 正确

249、施密特触发器是由 555 定时器构成的。

答案： 正确

250、（ ）可用作接口电路—将缓慢变化的输入信号， 转换为符合 TTL 系统要求的脉冲波形。

- A、多谐振荡器
- B、555 定时器
- C、施密特触发器
- D、单稳态触发器

答案： C

251、多谐振荡器是什么？

答案： 能产生矩形脉冲波的自激振荡器。

252、施密特触发器可用作整形电路—把不规则的输入信号整形成为矩形脉冲。

答案： 正确

253、利用二极管的单向导电性，把电容 C 充电和放电回路隔离开，再加上一个电位器，便可构成占空比可调的多谐振荡器。

答案： 正确

254、（ ）可做为各种计时系统的基准信号源。

- A、秒脉冲发生器

- B、 串联式振荡器
- C、 并联式振荡器
- D、 多谐振荡器

答案： A

255、串联式振荡器的优点是什么？

答案： 电路振荡频率的稳定度很高。

256、石英晶体的选频特性极好。

答案： 正确

257、石英晶体有两个谐振频率。

答案： 正确

258、（）可以用来延时与定时。

- A、 单稳态触发器
- B、 串联式振荡器
- C、 并联式振荡器
- D、 秒脉冲发生器

答案： A

259、单稳态触发器的整形是如何操作的？

答案： 单稳态触发器能够把不规则的输入信号，整形成为幅度和宽度都相同的标准矩形脉冲。

260、单稳态触发器有一个稳态和一个暂稳态。

答案： 正确

261、单稳态触发器在触发脉冲作用下，由稳态翻转到暂稳态。

答案： 正确

262、（）是D/A转换器模拟输出电压可能被分离的等级数。

- A、 转换精度
- B、 转换速度
- C、 分辨率
- D、 转换误差

答案： C

263、D/A 转换器的基本原理是什么？

答案：对于有权码，先将每位代码按其权的大小转换成相应的模拟量，然后相加，即可得到与数字量成正比的总模拟量，从而实现数字/模拟转换。

264、为进一步提高 D/A 转换器的转换精度，可采用权电流型 D/A 转换器。

答案：正确

265、转换误差有比例系数误差，失调误差、非线性误差。

答案：正确

266、由于输入的模拟信号在时间上是连续量，是（ ）的一般步骤。

- A、 A/D 转换
- B、 D/A 转换
- C、 ROM 转换
- D、 RAM 转换

答案： A

267、一般的 A/D 转换过程是什么？

答案：由于输入的模拟信号在时间上是连续量，所以一般的 A/D 转换过程为：取样、保持、量化和编码。

268、分辨率了说明 A/D 转换器对输入信号的分辨能力。

答案：正确

269、转换误差表示 A/D 转换器实际输出的数字量和理论上的输出数字量之间的差别。

答案：正确

270、只要（ ），双积分型 A/D 转换器就能将输入电压转换为数字量。

- A、 $V_1 < V_{REF}$
- B、 $V_1 > V_{REF}$
- C、 $V_0 < V_{REF}$
- D、 $V_0 > V_{REF}$

答案： A

271、双积分型 A/D 转换器在准备阶段的工作是什么？

答案：计数器清零，积分电容放电。

272、双积分型 A/D 转换器是由积分器、过零比较器、时钟脉冲控制门和定时器，计数器等几部分组成。

答案： 正确

273、并行比较 A/D 转换器转换速度最高。

答案： 正确

274、主从触发器，为（ ）触发方式。

A、 边沿

B、 电平

C、 脉冲

D、 电压

答案： C

275、时序逻辑电路的分析方法的步骤是什么？

答案： 时序逻辑电路的分析步骤一般为:逻辑图、时钟方程(异步)、驱动方程、输出方程、状态方程、状态转换真值表、状态转换图和时序图、逻辑功能。

276、边沿触发器，为边沿触发方式。

答案： 正确

277、同步触发器，为脉冲触发方式。

答案： 正确

278、MOS 集成电路常用的是两种结构。一种是 NMOS 门电路，另一类是（ ）门电路。

A、 CMOS

B、 SRAM

C、 SMOS

D、 NMOS

答案： A

279、不同功能触发器间的逻辑功能是如何相互转换的？

答案： 利用特性方程可实现不同功能触发器间逻辑功能的相互转换。

280、TTL 和 CMOS 电路带其他负载时对于电流较小、电平能够匹配的负载可以直接驱动。

答案： 正确

281、74283 加法器级联实现多位二进制数加法运算。

答案： 正确