

数字逻辑-题库

1、两个逻辑相邻的最小项相或，可以合并成一个()项

- A、 非
- B、 并
- C、 与
- D、 或

答案： C

2、同一功能的输入端之间一般是（）的关系

- A、 或
- B、 非
- C、 与
- D、 与非

答案： C

3、对以 m 为模的技术设备，有 $a-b=()$

- A、 $a+b+m$
- B、 $a+b-m$
- C、 $a-b+m$
- D、 $a-b-m$

答案： C

4、组合逻辑电路的特点是（）。

- A、 含有记忆元件
- B、 输入输出间有反馈通路
- C、 电路输出与以前状态有关
- D、 全部由门电路组成

答案： C

5、在计算机内，1个ASCII码占用（）个字节

- A、 8个
- B、 4个

C、 1 个

D、 2 个

答案： C

6、 等价逻辑门中， 正逻辑的或非门等价于负逻辑的() 门

A、 与

B、 非

C、 或

D、 不确定

答案： C

7、 以下说法不正确的是()

A、 数字比较器可以比较数字大小

B、 半加器可实现两个一位二进制数相加

C、 编码器可分为普通全加器和优先编码器

D、 以上都不正确

答案： C

8、 n 位八进制数的表示范围为：

A、 $0 \sim 8^n$

B、 $0 \sim (8^n - 1)$

C、 $0 \sim (8^{n+1})$

D、 $0 \sim (8-1)^n$

答案： B

9、 十六路数据选择器的地址输入(选择控制) 端有() 个。

A、 1

B、 2

C、 3

D、 4

答案： D

10、 将代码分成位数最接近的两组分别进行译码， 其输出再分别相()， 产生最终的译码输出。

- A、 或
- B、 与或
- C、 与
- D、 非

答案： C

11、无约束函数/完全定义函数在函数输入变量的取值()

- A、 没有限制
- B、 有限制
- C、 不确定
- D、 有时没有限制有时有限制

答案： A

12、若要将 10K Hz 的矩形波信号转换为 1 KHz 的矩形波信号，应采用()。

- A、 十进制计数器
- B、 二 进制计数器
- C、 单稳态触发器
- D、 施密特触发器

答案： A

13、反码中当 x 的范围为 $-(2^{n-1}-1) \leq X \leq 0$ ，则 $[x]_{\text{反}}$ =

- A、 2^n-1
- B、 2^{n+1}
- C、 $2^{n-1}+X$
- D、 $2^{n-1}-X$

答案： C

14、下列不属于时序逻辑电路的是()

- A、 触发器
- B、 加法器
- C、 数据选择器
- D、 计数器

答案： C

15、下列说法错误的是()

- A、 当高电平表示逻辑 0、低电平表示逻辑 1 时称为正逻辑
- B、 三态门输出端有可能出现三种状态(高阻态、高电平、低电平)
- C、 OC 门输出端直接连接可以实现正逻辑的线与运算
- D、 集电极开路的门称为 OC 门

答案： A

16、原码的特点包括()

- A、 符号和数值分离
- B、 正数表示相同负数表示不同
- C、 运算不方便
- D、 不易理解

答案： AC

17、触发器的触发方式 () () ()

- A、 异步触发
- B、 同步触发
- C、 边沿触发
- D、 高电平触发

答案： ABC

18、设置校验码的目的是()

- A、 检查信息本身判断信息是否出错
- B、 发生错误时提出错误
- C、 发生错误时纠正错误
- D、 报错给用户

答案： AC

19、异步时序逻辑电路的设计步骤

- A、 建立状态表
- B、 状态化简
- C、 状态分配
- D、 电路实现

答案： ABCD

20、逻辑代数中的常用公式为()

- A、 吸收律
- B、 反演率
- C、 包含率
- D、 交换律

答案： ABC

21、在机器中数可以表示为()

- A、 定点数
- B、 定整数
- C、 浮动数
- D、 浮点数

答案： AD

22、逻辑函数就是由逻辑表达式定义的逻辑变量，表示方法为

- A、 逻辑表达式
- B、 真值表
- C、 逻辑图
- D、 卡诺图

答案： ABCD

23、同步时序电路与异步时序电路有何不同？

答案： 所谓同步时序，也就是所有的器件都按照同一个时钟节拍工作。 异步时序则不同，可能后一个器件的 CP 是前一个器件的输出信号提供的，所有器件并不是以一个统一的时钟节拍工作。

24、选通系统的基本特点

答案： 不使用变化时的信号而使用稳点后的信号

25、数据选择器

答案： 根据给定的输入地址代码，从一组输入信号中选出指定的一个送至输出端的组合逻辑电路。有时也把它叫做多路选择器或多路调制器。

26、原码、反码和补码正负数表示形式都相同

答案： 错误

27、在计算机内，1 个 ASCII 码占用一个字节，其最高位为 1。

答案： 错误

28、实际应用中，阶码 J 通常用补码表示，尾数 X 通常用移码表示。

答案： 错误

29、或逻辑表示只要有一个条件具备时，时间就能够发生

答案： 正确

30、定点小数补位的 0 应加在高位不影响数值

答案： 错误

31、单输出函数为一组输入变量一个输出变量，则多输出函数为多组输入变量多个输出变量

答案： 错误

32、由于门电路存在传输延迟，使串行进位加速器的运算速度较低

答案： 正确

33、卡诺图法中每个变量都在该与项中出现一次最小项且只出现一次

答案： 正确

34、一般 TTL 电路的滤波电容常取数百皮法

答案： 正确

35、组合逻辑电路其特点是功能上无记忆，结构上无反馈。

答案： 正确

36、同一信号线两端的“0”可相互抵消

答案： 正确

37、任何复杂的逻辑运算都可以由与、或、非三种基本逻辑运算组合而成。

答案： 正确

38、数据选择器广泛用于产生任意一种组合逻辑函数。

答案： 正确

39、代码检测器输入信号要记住是否合乎要求

答案： 正确

40、一个数与模的“和”称为该数对模的“()

答案： 补数；

41、卡诺图中的每个方格对应一个最小项并且任意两个相邻方格所对应的最小项有()不同

答案： 只有一个变量；

42、n 位二进制数的表示范围为：

答案： $0 \sim (2^n - 1)$ ；

43、数字 0-9 的 ASCII 码为()

答案： 30H-39H；

44、若 $[x]_{\text{补}} = 11100100$ ，则 $[-x]_{\text{补}} = ()$

答案： 00011100；

45、() 是指状态表中有任意项

答案： 不完全指定状态表；

46、若表示相邻数字信息的二进制代码只有一位不同，则称该编码为()

答案： 单位间距码；

47、RS 触发器的约束条件 $RS=0$ 表示不允许出现()的输入

答案： $R=S=1$ ；

48、只用一个有 K 位选择变量的数据选择器，可实现()个变量的任意函数。

答案： $K+1$ ；

49、数据选择器 74LS151 是()数据选择器。

答案： 八选一；

50、十进制数和 BCD 码进行转换， $(29.4)_{10} = ()$

A、 00111001.0100

B、 00101101.01

C、 00101001.0100

D、 00101011.0100

答案： C

51、一个 8 路的数据选择器有()个选择输入端。

A、 2

- B、 4
- C、 8
- D、 16

答案： C

52、按 8 位字长计算，-10011 的移码为 ()

- A、 01100100
- B、 01011011
- C、 01101101
- D、 01100101

答案： C

53、对 N 个信号进行编码，代码位数 r 应该 ()

- A、 $2r > N+1$
- B、 $2r$
- C、 $2r = N+1$
- D、 $2r \geq N+1$

答案： D

54、时序逻辑电路中输入直接影响输出的是 ()

- A、 米甲型
- B、 摩尔型

答案： A

55、除积取余法中用要转换的基数连续除十进制的整数，直到商为 ()，所得的余数就是转换的数。

- A、 1
- B、 2
- C、 指定位数
- D、 0

答案： D

56、用 0, 1 两个符号对 1024 个信息进行编码，则至少需要 ()

- A、 8 位

- B、 7 位
- C、 9 位
- D、 10 位

答案： D

57、组合逻辑电路()。

- A、 有记忆功能
- B、 无记忆功能
- C、 有时有，有时没有
- D、 要根据电路确定

答案： B

58、基本逻辑关系包括 ()

- A、 与
- B、 非
- C、 或
- D、 并

答案： ABC

59、同步时序电路设计步骤 ()

- A、 建立状态表
- B、 状态简化
- C、 状态分配
- D、 电路实现

答案： ABCD

60、约束项给出的形式

- A、 直接给出约束最小项
- B、 给出约束表达式
- C、 给出约束描述
- D、 给出约束最大项

答案： ABCD

61、校验方式包括 ()

- A、 奇偶校验
- B、 分类校验
- C、 水平垂直校验
- D、 海明校验

答案： ACD

62、组合逻辑电路包括()

- A、 组合逻辑电路
- B、 触发逻辑电路
- C、 时序逻辑电路
- D、 分类逻辑电路

答案： AC

63、为什么组合逻辑电路中有竞争冒险

答案： 由于门电路存在传输延迟，在信号变化时输出和输入之间的逻辑关系可能和稳定时的关系不同

64、为什么同步时序电路没有分为脉冲型同步时序电路和电平型同步时序电路?

答案： 在同步时序电路中，输入信号虽然有脉冲和电平两种形式，但是在同步时钟信号的前沿或后沿控制下它们作用于电路后引起电路状态的变化都是相同的。

65、小写字母的 ASCII 码=对应大写字母的 ASCII 码+30H

答案： 错误

66、函数成本指在函数的与-或表达式的实现电路中，所用的与门和或门的输出端总和

答案： 错误

67、对于简化状态表来说,有的最大相容不多余

答案： 错误

68、常见机器数包括原码、反码和补码

答案： 正确

69、单级译码可以有效的减少译码数量

答案： 错误

70、浮点数的特点是:能表示数值范围大并且运算不复杂

答案： 错误

71、非逻辑表示条件 A 具备时，事件 F 发生，条件 A 不具备时，事件 F 不发生

答案： 错误

72、根据补码的特点，两数和的补码等于两数的补码的和

答案： 正确

73、各级进位电路可同时进行运算，同时产生进位信号，不存在延迟累加的问题

答案： 正确

74、时序逻辑电路中包含触发器,有记忆功能

答案： 正确

75、方程法处理过程较为简练

答案： 正确

76、增加冗余项消除竞争冒险的方法仅适用于简单系统

答案： 正确

77、定点小数真值于机器数的转换规则与定点整数不同。

答案： 错误

78、中 大规模集成电路一般都设有片选信号

答案： 正确

79、反码是以 () 为模进行定义的

答案： 2^n-1 ;

80、两个逻辑函数相等时，其表达形式 ()

答案： 可能不同;

81、诺 CP 有效沿时输入发生变化，则其变化前的值为 ()

答案： 当前有效值;

82、 $(117)_{10} = ()_2$

答案： 1110101;

83、按 8 位字节计算 -1 的补码为 ()

答案： 11111111;

84、()对函数功能没有影响,但在某些情况下可以使电路不出现竞争冒险

答案: 冗余项;

85、浮点数6C98H的阶码为8位移码,尾数为8位补码,写出其真值为()

答案: -0.1101×2^{10100} ;

86、二进制的数码是0和1,位权为:

A、 2^i

B、 2^{i+n}

C、 2^{i+1}

D、 i^2

答案: A

87、n位八进制数的表示范围为:

A、 $0 \sim 8^n$

B、 $0 \sim (8^n - 1)$

C、 $0 \sim (8^{n+1})$

D、 $0 \sim (8-1)^n$

答案: B

88、除积取余法中用要转换的基数连续除十进制的整数,直到商为(),所得的余数就是转换的数。

A、 1

B、 2

C、 指定位数

D、 0

答案: D

89、数字系统能对信息进行算术运算和逻辑处理

答案: 正确

90、进位计数制三要素为: ()

A、 数码

B、 数量

C、 进位规则

D、位权

答案：ACD

91、n 位二进制数的表示范围为：

答案： $0 \sim (2^n - 1)$ ；

92、 $(117)_{10} = ()_2$

答案：1110101；

93、对以 m 为模的技术设备，有 $a - b = ()$

A、 $a + b + m$

B、 $a + b - m$

C、 $a - b + m$

D、 $a - b - m$

答案：C

94、原码的特点包括 ()

A、符号和数值分离

B、正数表示相同负数表示不同

C、运算不方便

D、不易理解

答案：AC

95、常见机器数包括原码、反码和补码

答案：正确

96、n 位定整补码的取值范围为 $-(2^{n-1} - 1) \leq X \leq +(2^{n-1} - 1)$

答案：错误

97、原码、反码和补码正负数表示形式都相同

答案：错误

98、一个数与模的“和”称为该数对模的“ () ”

答案：补数；

99、n 位定整原码的数值范围为 ()

答案： $-(2^{n-1} - 1) \leq X \leq +(2^{n-1} - 1)$ ；

100、按 8 位字节计算 -1 的补码为()

答案: 11111111;

101、反码中当 x 的范围为 $-(2^{n-1}-1) \leq X \leq 0$, 则 $[x]_{\text{反}}$ =

- A、 2^n-1
- B、 2^n+1
- C、 2^n-1+X
- D、 2^n-1-X

答案: C

102、按 8 位字长计算, -10011 的反码为 ()

- A、 11100100
- B、 11011011
- C、 11101100
- D、 11100101

答案: C

103、按 8 位字长计算, -10011 的移码为 ()

- A、 01100100
- B、 01011011
- C、 01101101
- D、 01100101

答案: C

104、移码的定义式为 $x+2^{n-1}$, 则范围为()

- A、 $-(2^{n-1}-1) \leq X \leq 2^{n-1}-1$
- B、 $-2^{n-1} \leq X \leq 2^{n-1}-1$
- C、 $-2^{n-1} \leq X \leq 2^{n-1}+1$
- D、 $-2^{n-1} \leq X \leq 2^{n-1}$

答案: B

105、按 8 位字节长, -101100 的补码为 11010101

答案: 错误

106、定点小数补位的 0 应加在高位不影响数值

答案： 错误

107、根据补码的特点，两数和的补码等于两数的补码的和

答案： 正确

108、若 $[x]_{\text{补}}=11100100$ ，则 $[-x]_{\text{补}}=()$

答案： 00011100；

109、反码是以 $()$ 为模进行定义的

答案： 2^n-1 ；

110、十进制数和BCD码进行转换， $(29.4)_{10} = ()$

A、 00111001.0100

B、 00101101.01

C、 00101001.0100

D、 00101011.0100

答案： C

111、有权码中，2421码各位的位权分别是 $()$

A、 2, 4, 1

B、 2, 4, 2, 1

C、 2

D、 4, 2, 1

答案： C

112、在机器中数可以表示为 $()$

A、 定点数

B、 定整数

C、 浮动数

D、 浮点数

答案： AD

113、定点数中，若各数的阶码相同且不变，系统中可只表示各数的尾数

答案： 正确

114、实际应用中，阶码 J 通常用补码表示，尾数 X 通常用移码表示。

答案： 错误

115、浮点数的特点是:能表示数值范围大并且运算不复杂

答案: 错误

116、若表示相邻数字信息的二进制代码只有一位不同,则称该编码为()

答案: 单位间距码;

117、计算机都能识别()进制数

答案: 二;

118、浮点数 6C98H 的阶码为 8 位移码,尾数为 8 位补码,写出其真值为()

答案: -0.1101×2^{10100} ;

119、若机器浮点数的阶码和尾数均为 8 位且阶码在前,将二进制数 $N=-110.00$ 携程机器浮点数为()

答案: 0000001111101100;

120、在计算机内,1 个 ASCII 码占用()个字节

A、 8 个

B、 4 个

C、 1 个

D、 2 个

答案: C

121、删除的 ASCII 码为()

A、 0DH

B、 0AH

C、 7BH

D、 7FH

答案: D

122、()是计算机内部用来表示汉字的二进制编码

A、 机内码

B、 输入码

C、 校验码

D、 输出码

答案: A

123、设置校验码的目的是()

- A、 检查信息本身判断信息是否出错
- B、 发生错误时提出错误
- C、 发生错误时纠正错误
- D、 报错给用户

答案： AC

124、校验方式包括()

- A、 奇偶校验
- B、 分类校验
- C、 水平垂直校验
- D、 海明校验

答案： ACD

125、在计算机内，1个ASCII码占用一个字节，其最高位为1.

答案： 错误

126、小写字母的ASCII码=对应大写字母的ASCII码+30H

答案： 错误

127、数字0-9的ASCII码为()

答案： 30H-39H;

128、校验原理是增加()等冗余信息提高可靠性

答案： 校验信息或校验位;

129、逻辑函数就是由逻辑表达式定义的逻辑变量，表示方法为

- A、 逻辑表达式
- B、 真值表
- C、 逻辑图
- D、 卡诺图

答案： ABCD

130、基本逻辑关系包括()

- A、 与
- B、 非

C、 或

D、 并

答案： ABC

131、逻辑代数中 0 和 1 只表示两种对立的逻辑状态

答案： 正确

132、或逻辑表示只要有一个条件具备时，时间就能够发生

答案： 正确

133、非逻辑表示条件 A 具备时，事件 F 发生，条件 A 不具备时，事件 F 不发生

答案： 错误

134、两个逻辑函数相等时，其表达形式()

答案： 可能不同；

135、逻辑代数中的常用公式为()

A、 吸收律

B、 反演率

C、 包含率

D、 交换律

答案： ABC

136、若用一个逻辑表达式代替恒等式两边的同一变量，则该等式仍然成立

答案： 正确

137、将函数表达式中的常量和变量分别取反，与合或交换并保持顺序不变，则为原函数的()

答案： 反函数；

138、将函数表达式中的常量取反，与合或交换并保持顺序不变，则为原函数的()

答案： 对偶函数；

139、函数成本指在函数的与-或表达式的实现电路中，所用的与门和或门的输出端总和

答案： 错误

140、两个逻辑相邻的最小项相或，可以合并成一个()项

- A、 非
- B、 并
- C、 与
- D、 或

答案： C

141、卡诺图法中每个变量都在该与项中出现一次最小项且只出现一次

答案： 正确

142、对任意一个最小项，只有一组变量取值使该最小项的值为 1

答案： 正确

143、卡诺图中的每个方格对应一个最小项并且任意两个相邻方格所对应的最小项有()不同

答案： 只有一个变量；

144、做卡诺图时，分组的规律要求为()

- A、 各组中不能有 0
- B、 每个 1 可出现在多个分组中
- C、 组数要少各组要最大
- D、 以上都是

答案： D

145、无约束函数/完全定义函数在函数输入变量的取值()

- A、 没有限制
- B、 有限制
- C、 不确定
- D、 有时没有限制有时有限制

答案： A

146、约束项给出的形式

- A、 直接给出约束最小项
- B、 给出约束表达式
- C、 给出约束描述

D、 给出约束最大项

答案： ABCD

147、函数输入变量的取值受到一定限制，某些取值组合不允许或者不可能出现，这种逻辑函数称为()

答案： 不完全定义逻辑函数/有约束函数；

148、不允许或者不可能出现的输入组合所对应的最小项称为()

答案： 约束项；

149、在卡诺图中约束项常用“*”表示，在化简处理时“*”可以当作()。

答案： 1 或 0；

150、组合逻辑电路是逻辑门电路的组合，（）记忆功能

A、 有

B、 不确定

C、 没有

D、 有的存在有的不存在

答案： B

151、等价逻辑门中，正逻辑的或非门等价于负逻辑的()门

A、 与

B、 非

C、 或

D、 不确定

答案： C

152、等价逻辑门中，正逻辑的与门等价于负逻辑的()门

A、 与非

B、 与或

C、 或非

D、 不确定

答案： A

153、组合逻辑电路包括()

A、 组合逻辑电路

B、 触发逻辑电路

C、 时序逻辑电路

D、 分类逻辑电路

答案： AC

154、单输出函数为一组输入变量一个输出变量，则多输出函数为多组输入变量多个输出变量

答案： 错误

155、常见的逻辑关系按负逻辑赋值的逻辑关系

答案： 错误

156、时序逻辑电路中包含触发器,有记忆功能

答案： 正确

157、仅当输入变量 S 为 1 且 A 和 B 均为 0 时，输出变量 Y 才为 ()

A、 0

B、 1

C、 2

D、 3

答案： B

158、当输入变量 ABC 为 () () 和 () 时，输出 F 为 1

A、 110

B、 000

C、 100

D、 111

答案： BCD

159、逻辑图中的小圆圈“o”常用于表示对信号取反或强调该信号为 ()

答案： 低电平有效；

160、同一逻辑门的输入端和输出段的“o”能相互抵消

答案： 错误

161、对 N 个信号进行编码，代码位数 r 应该 ()

A、 $2r > N+1$

- B、 $2r$
- C、 $2r=N+1$
- D、 $2r \geq N+1$

答案： D

162、电路输出与输入变量 C 无关

答案： 正确

163、当输入变量 A 为 1 或 B C 同时为 () 时，输出变量 Z 为 1

- A、 2
- B、 3
- C、 1
- D、 5

答案： C

164、同一信号线两端的” o” 可相互抵消

答案： 正确

165、任何时刻最多只有一个输入信号有效

答案： 正确

166、仅当高优先级的信号 () 时，低优先级的信号才能作用于编码电路

答案： 无效；

167、常用的译码器有 () () ()

答案： 二进制译码器；码制变换译码器；显示译码器；

168、输入代码经 () 就得到输出信号

答案： 一级运算；

169、单级译码可以有效的减少译码数量

答案： 错误

170、将代码分成位数最接近的两组分别进行译码，其输出再分别相 () ，产生最终的译码输出。

- A、 或
- B、 与或
- C、 与

D、非

答案： C

171、一个全加速器能实现两个（ ）位二进制的加法运算

答案： 一；

172、由于门电路存在传输延迟，使串行进位加速器的运算速度较低

答案： 正确

173、为什么加速度的运算速度取决于进位传递速度？

答案： 进位传递所经过的门电路级数通常超过全加速器的门电路级数

174、什么叫进位链？

答案： 进位信号的产生和传递结构

175、各级进位电路可同时进行运算，同时产生进位信号，不存在延迟累加的问题

答案： 正确

176、滤波电容会引起附加延迟，造成波形畸变，一般只（ ）

A、简单系统

B、低速系统

答案： B

177、触发器的触发方式（ ）（ ）（ ）

A、异步触发

B、同步触发

C、边沿触发

D、高电平触发

答案： ABC

178、为什么组合逻辑电路中有竞争冒险

答案： 由于门电路存在传输延迟，在信号变化时输出和输入之间的逻辑关系可能和稳定时的关系不同

179、选通系统的基本特点

答案： 不使用变化时的信号而使用稳点后的信号

180、基本 RS 的特点

答案： 有两种稳点状态，可相互转换。输入直接控制，抗干扰能力较差

181、什么时竞争冒险

答案： 在组合逻辑电路中，由于信号的传输延迟时间不同而使电路出现短暂的错误输出的现象称为“竞争冒险”

182、一般 TTL 电路的滤波电容常取数百皮法

答案： 正确

183、增加冗余项消除竞争冒险的方法仅适用于简单系统

答案： 正确

184、（）对函数功能没有影响，但在某些情况下可以使电路不出现竞争冒险

答案： 冗余项；

185、（）是数字系统普遍采用的一种克服竞争冒险，提高系统的可靠性的方法

答案： 选通控制；

186、次态是指信号作用后触发器的（）

答案： 稳点状态；

187、同一功能的输入端之间一般是（）的关系

A、 或

B、 非

C、 与

D、 与非

答案： C

188、JK 触发器在（）期间，状态可能变化多次

A、 CP=0

B、 CP=3

C、 CP=1

D、 CP=5

答案： C

189、在一个 CP 脉冲期间，触发器状态发生多次变化，称为（）

答案： 空翻；

190、边沿触发器输入信号仅在时钟（）时有效

答案： 脉冲跳变；

191、触发器的触发方式是指触发器输入信号（）的条件

答案： 有效；

192、（）是指触发器次态与现态及输入之间的逻辑关系

答案： 逻辑功能；

193、时序逻辑电路中输入直接影响输出的是（）

A、 米甲型

B、 摩尔型

答案： A

194、同步时序网络：各触发器不同时变化，工作速度及可靠性稍差

答案： 错误

195、诺初态为 00，则仅当输入出现（）序列时，输出才为 1

A、 110

B、 001

C、 111

D、 101

答案： B

196、最高位输出取反送入最低位，称为（）

答案： 扭环计数器；

197、诺 CP 有效沿时输入发生变化，则其变化前的值为（）

答案： 当前有效值；

198、同步时序电路设计步骤（）

A、 建立状态表

B、 状态简化

C、 状态分配

D、 电路实现

答案： ABCD

199、代码检测器输入信号要记住是否合乎要求

答案： 正确

200、全部必要最大相容应满足（）

A、 覆盖性

B、 闭合性

C、 最小

D、 最大

答案： ABC

201、每个最大相容都可以合并成一个状态

答案： 正确

202、对于简化状态表来说,有的最大相容不多余

答案： 错误

203、外特性相同的状态常称为（）

答案： 相容状态；

204、对于完全指定状态表，所以最大相容都是必要的

答案： 正确

205、（）是指状态表中有任意项

答案： 不完全指定状态表；

206、每个状态变量对应一个触发器

答案： 正确

207、激励表法能处理约束条件，不易达到最简

答案： 错误

208、编码方案可有多种，一般采用经验分配原则和（）

答案： 平滑转换原则；

209、平滑转换的赋值原则

答案： 状态相续； 编码相邻；

210、输入序列 X 中状态 A 输出序列为（）

A、 Za

B、 Zb

C、 Zc

D、 Zd

答案： B

211、方程法处理过程较为简练

答案： 正确

212、状态相邻是指两个状态的编码只有（）不同

答案： 一位；

213、（）可以闭合覆盖表查找必要的最大相容

答案： 最小闭覆盖；

214、异步时序逻辑电路的设计步骤

A、 建立状态表

B、 状态化简

C、 状态分配

D、 电路实现

答案： ABCD

215、做电路实现时只需按各触发器状态转换的要求，确定（）即可

答案： 激励信号；

216、再要求触发器状态转换时，必须有时钟脉冲且激励满足

答案： 正确

217、触发器状态转换时有脉冲

答案： 正确

218、触发器状态不变时尽量（）脉冲

答案： 无；

219、中 大规模集成电路一般都设有片选信号

答案： 正确

220、施密特触发器有（）稳态。

A、 两个

- B、 三个
- C、 四个
- D、 五个

答案： A

221、8421 BCD 码是最常用的（ ）。

- A、 二进制
- B、 十二进制
- C、 二一十进制码
- D、 十进制

答案： C

222、下列不属于时序逻辑电路的是（ ）

- A、 触发器
- B、 加法器
- C、 数据选择器
- D、 计数器

答案： C

223、下列描述不正确的是（ ）。

- A、 触发器具有两种状态，当 $Q=1$ 时触发器处于 1 态
- B、 时序电路必然存在状态循环
- C、 异步时序电路的响应速度要比同步时序电路的响应速度慢。
- D、 主从 JK 触发器具有一次变化现象

答案： B

224、以下说法不正确的是（ ）

- A、 数字比较器可以比较数字大小
- B、 半加器可实现两个一位二进制数相加
- C、 编码器可分为普通全加器和优先编码器
- D、 以上都不正确

答案： C

225、同步时序电路和异步时序电路的主要区别是（ ）。

- A、 有无统一的触发器
- B、 有无统一的时钟脉冲信号
- C、 有无稳定状态
- D、 输出只与内部状态有关

答案： B

226、同步时序电路与异步时序电路有何不同？

答案： 所谓同步时序，也就是所有的器件都按照同一个时钟节拍工作。异步时序则不同，可能后一个器件的 CP 是前一个器件的输出信号提供的，所有器件并不是以一个统一的时钟节拍工作。

227、为什么同步时序电路没有分为脉冲型同步时序电路和电平型同步时序电路？

答案： 在同步时序电路中，输入信号虽然有脉冲和电子两种形式，但是在同步时钟信号的前沿或后沿控制下它们作用于电路后引起电路状态的变化都是相同的。

228、同步时序电路的外部输入信号有的与时钟信号同步称为同步输入信号；有的与时钟信号不同步，称为异步输入信号。

答案： 正确

229、同步时序电路具有统一的时钟 CP 控制。

答案： 错误

230、逻辑电路中，一律用“1”表示高电平，“0”表示低电平。

答案： 错误

231、由两个 TTL 或非门构成的基本 RS 触发器，当 $R=S=0$ 时，触发器的状态为不定。

答案： 正确

232、任何复杂的逻辑运算都可以由与、或、非三种基本逻辑运算组合而成。

答案： 正确

233、主从 JK 触发器、边沿 JK 触发器和同步 JK 触发器的逻辑功能完全相同。

答案： 正确

234、与门的逻辑功能是：有 1 出 1，全 0 出 0。

答案： 错误

235、组合逻辑电路的输出只取决于输入信号的现态。

答案： 正确

236、触发器不具有“记忆功能”。

答案： 错误

237、基本 RS 触发器不受时钟的控制。

答案： 正确

238、使用 3 个触发器构成的计数器最多有 10 个有效状态。

答案： 错误

239、任意进制的计数器都有其相应的产品。

答案： 错误

240、在同步时序电路中，存储单元状态的变化是同时发生的。

答案： 正确

241、利用特性方程可以实现不同功能触发器间逻辑功能的相互转换。

答案： 正确

242、组合逻辑电路其特点是功能上无记忆，结构上无反馈。

答案： 正确

243、用数据选择器可实现时序逻辑电路。

答案： 错误

244、RS 触发器的约束条件 $RS=0$ 表示不允许出现()的输入

答案： $R=S=1$ ；

245、由两个 T T L 或非门构成的基本 RS 触发器，当 $R=S=0$ 时，触发器的状态为不定。

答案： 正确

246、常用的数据选择器有 4 选 1、8 选 1、 16 选 1 等多种类型。

答案： 正确

247、十六路数据选择器的地址输入(选择控制)端有()个。

A、 1

B、 2

C、 3

D、 4

答案： D

248、下列电路中属于时序电路的是()

A、 集成编码器

B、 多谐振荡器

C、 十进制计数器

D、 2-4 译码器

答案： C

249、用 0, 1 两个符号对 1024 个信息进行编码, 则至少需要()

A、 8 位

B、 7 位

C、 9 位

D、 10 位

答案： D

250、多谐振荡器有()。

A、 两个暂稳态

B、 一个稳定状态, 一个暂稳态

C、 两个稳定状态

D、 记忆二进制数的功能

答案： C

251、下列代码中, 不属于 BCD 码的是()。

A、 8421 码

B、 余 3 码

C、 ASCII 码

D、 2421 码

答案： C

252、组合逻辑电路()。

A、 有记忆功能

- B、 无记忆功能
- C、 有时有，有时没有
- D、 要根据电路确定

答案： B

253、施密特触发器有()个稳定状态。

- A、 0
- B、 1
- C、 2
- D、 3

答案： D

254、下列触发器中，没有约束条件的是()。

- A、 边沿 D 触发器
- B、 基本 RS 触发器
- C、 主从 RS 触发器
- D、 同步 RS 触发器

答案： A

255、要使 JK 触发器的输出 Q 从 0 变成 1，它的输入信号 J K 应为()。

- A、 0 0
- B、 0 1
- C、 1 0
- D、 无法确定

答案： C

256、同步时序电路和异步时序电路比较，其差异在于前者()。

- A、 有触发器
- B、 有稳定状态
- C、 有统一的时钟脉冲控制
- D、 输出只与内部状态有关

答案： C

257、当有与、或、非多种逻辑运算组合在一起时，应先进行()运算。

- A、 与
- B、 非
- C、 或
- D、 按秩序

答案： B

258、组合逻辑电路的特点是()。

- A、 含有记忆元件
- B、 输入输出间有反馈通路
- C、 电路输出与以前状态有关
- D、 全部由门电路组成

答案： C

259、在下列()输入情况下，与非运算的结果等于 0。

- A、 全部输入为 0
- B、 任一输入为 0
- C、 仅有一个输入为 0
- D、 全部输入为 1

答案： D

260、同步时序电路与异步时序电路有何不同？

答案： 所谓同步时序，也就是所有的器件都按照同一个时钟节拍工作。异步时序则不同，可能后一个器件的 CP 是前一个器件的输出信号提供的，所有器件并不是以一个统一的时钟节拍工作。

261、数据选择器

答案： 根据给定的输入地址代码，从一组输入信号中选出指定的一个送至输出端的组合逻辑电路。有时也把它叫做多路选择器或多路调制器。

262、数据选择器 74LS151 是()数据选择器。

答案： 八选一 ；

263、一个 8 路的数据选择器有()个选择输入端。

- A、 2
- B、 4
- C、 8

D、 16

答案： C

264、下列触发器中，没有约束条件的是()。

- A、 边沿 D 触发器
- B、 基本 RS 触发器
- C、 主从 RS 触发器
- D、 同步 RS 触发器

答案： A

265、要使 JK 触发器的输出 Q 从 0 变成 1，它的输入信号 J K 应为()。

- A、 0 0
- B、 0 1
- C、 1 0
- D、 无法确定

答案： C

266、同步时序电路和异步时序电路比较，其差异在于前者()。

- A、 有触发器
- B、 有稳定状态
- C、 有统一的时钟脉冲控制
- D、 输出只与内部状态有关

答案： C

267、在下列()输入情况下，与非运算的结果等于 0。

- A、 全部输入为 0
- B、 任一输入为 0
- C、 仅有一个输入为 0
- D、 全部输入为 1

答案： D

268、若要将 10K Hz 的矩形波信号转换为 1 KHz 的矩形波信号，应采用()。

- A、 十进制计数器
- B、 二 进制计数器

C、单稳态触发器

D、施密特触发器

答案： A

269、组合逻辑电路的特点是()。

A、含有记忆元件

B、输入输出间有反馈通路

C、电路输出与以前状态有关

D、全部由门电路组成

答案： C

270、八路数据选择器应有()个选择控制器。

A、 3

B、 5

C、 8

D、 10

答案： A

271、下列说法错误的是()

A、当高电平表示逻辑 0、低电平表示逻辑 1 时称为正逻辑

B、三态门输出端有可能出现三种状态(高阻态、高电平、低电平)

C、OC 门输出端直接连接可以实现正逻辑的线与运算

D、集电极开路的门称为 OC 门

答案： A

272、下列关于数制主要要素正确的是()。

A、数码

B、位权

C、规则

D、数量

答案： ABCD

273、原码，反码，补码符号位 0 表示“+”，1 表示“-”。

答案： 正确

274、不同数制之间的相互转换：整数“除基取余，先得低位”

答案： 正确

275、移码的转换规则及其他特点与补码不相同

答案： 错误

276、不同数制之间的相互转换：小数“乘基取整，先得高位”

答案： 正确

277、定点小数真值于机器数的转换规则与定点整数不同。

答案： 错误

278、数据选择器和数据分配器的功能正好相反，互为逆过程。

答案： 正确

279、多路选择器又叫做数据选择器或多路开关。

答案： 正确

280、数据选择器的逻辑功能是在地址选择信号的控制下，从多路数据中选择一路数据作为输出信号。

答案： 正确

281、数据选择器广泛用于产生任意一种组合逻辑函数。

答案： 正确

282、数据选择器类似一个多投开关。选择哪一路信号由相应的一组控制信号控制。

答案： 正确

283、只用一个有 K 位选择变量的数据选择器，可实现 $()$ 个变量的任意函数。

答案： $K+1$ ；