

## 集成电路版图设计

- [1] 题型.简答题
  - [1] 题干.常见的设计规则有哪些,如果违反设计规则会产生怎样的后果?
  - {
  - [1] 正确答案.A
  - [1] 难易度.易
  - [1] 选项数.1
  - [1] A.设计规则主要包括:
- 
- [2] 题型.简答题
  - [2] 题干.宽度限制
  - [2] 正确答案.A
  - [2] 难易度.易
  - [2] 选项数.1
- 
- [3] 题型.简答题
  - [3] 题干.间距限制
  - [3] 正确答案.A
  - [3] 难易度.易
  - [3] 选项数.1
- 
- [4] 题型.简答题
  - [4] 题干.间隙限制
  - [4] 正确答案.A
  - [4] 难易度.易
  - [4] 选项数.1
-

- [5] 题型.简答题
  - [5] 题干.扩展限制
  - [5] 正确答案.A
  - [5] 难易度.易
  - [5] 选项数.1
- 

- [6] 题型.简答题
  - [6] 题干.交叠限制 如果无视设计规则的限制,会导致电路出现短路、断路或性能劣化的情况。  
}
  - [6] 正确答案.A
  - [6] 难易度.易
  - [6] 选项数.1
- 

- [7] 题型.简答题
  - [7] 题干.请简要说明做版图提取的基本步骤是什么?  
{
  - [7] 正确答案.A
  - [7] 难易度.易
  - [7] 选项数.1
  - [7] A.1.将规则文件 divaEXT.rul 拷贝至库目录下  
2.在 Layout editing 界面中单击 verify-Extract 命令
- 

- [8] 题型.简答题
  - [8] 题干.进行 Extractor 设置
  - [8] 正确答案.A
  - [8] 难易度.易
  - [8] 选项数.1
-

[9] 题型.简答题  
[9] 题干.查看提取结果  
}  
[9] 正确答案.A  
[9] 难易度.易  
[9] 选项数.1

---

[10] 题型.简答题  
[10] 题干.请说明晶体管串联和并联的版图特征是什么?  
[10] 正确答案.A  
[10] 难易度.易  
[10] 选项数.1  
[10] A.晶体管串联和并联的版图结构都可以采用有源区共用的方式实现连接,不同的是串联的版图只在两端打引线孔,电信号从一个引线孔进入后依次通过串联的晶体管后从另一个引线孔流出。而并联版图则在每一块有源区上都打引线孔,并且用金属将间隔的引线孔相连,从而使器件之间形成并联结构。

---

[11] 题型.简答题  
[11] 题干.以二输入为例说明或非门版图结构和与非门版图的异同。  
{  
[11] 正确答案.A  
[11] 难易度.易  
[11] 选项数.1  
[11] A.相同点:都含有两对互补对  
不同:与非门的 NMOS 管串联,PMOS 管并联;或非门 NMOS 管并联,PMOS 管串联。  
}

---

- [12] 题型.简答题
- [12] 题干.常见的 DRC 错误有哪些,列举 3 个。
- [12] 正确答案.A
- [12] 难易度.易
- [12] 选项数.1
- [12] A.间距、条宽、包围。
- 

- [13] 题型.简答题
- [13] 题干.常见的设计规则有哪些,如果违反设计规则会产生怎样的后果?
- [13] 正确答案.A
- [13] 难易度.易
- [13] 选项数.1
- [13] A.设计规则主要包括:1.宽度限制 2.间距限制 3.间隙限制 4.扩展限制 5.交叠限制 如果无视设计规则的限制,会导致电路出现短路、断路或性能劣化的情况。
- 

- [14] 题型.单选题
- [14] 题干.反相器电路中,NMOS 管和 PMOS 管的栅极连接在一起,作为反相器的()哪个端口?
- [14] 正确答案.C
- [14] 难易度.易
- [14] 选项数.4
- [14] A.电源 Vdd
- [14] B.接地端 GND
- [14] C.输入端
- [14] D.输出端
- 

- [15] 题型.单选题
- [15] 题干.在组合电路中,NMOS 管串联实现的是()什么逻辑?

- [15] 正确答案.B
  - [15] 难易度.易
  - [15] 选项数.4
  - [15] A.非逻辑
  - [15] B.与逻辑
  - [15] C.或逻辑
  - [15] D.异或逻辑
- 

- [16] 题型.单选题
  - [16] 题干.创建电路图文件时,其视图类型应选择以下()哪种类型?
  - [16] 正确答案.A
  - [16] 难易度.易
  - [16] 选项数.3
  - [16] A.Schematic
  - [16] B.Layout
  - [16] C.symbol
- 

- [17] 题型.单选题
  - [17] 题干.在建立版图文件时,视图类型是什么()?
  - [17] 正确答案.B
  - [17] 难易度.易
  - [17] 选项数.3
  - [17] A.Schematic
  - [17] B.Layout
  - [17] C.symbol
- 

- [18] 题型.单选题
- [18] 题干.版图进行设计规则验证(DRC)的目的是什么()?
- [18] 正确答案.B
- [18] 难易度.易

- [18] 选项数.3
  - [18] A.检查是否有短路、断路及悬空节点
  - [18] B.检查是否违反设计规则
  - [18] C.检查版图和电路图是否一致
- 

- [19] 题型.单选题
  - [19] 题干.进行 LVS 时,与电路文件进行比较是是()哪种视图文件?
  - [19] 正确答案.D
  - [19] 难易度.易
  - [19] 选项数.4
  - [19] A.电路文件
  - [19] B.版图文件
  - [19] C.符号图文件
  - [19] D.提取文件
- 

- [20] 题型.单选题
  - [20] 题干.DRC 验证结果显示 “Metal1 to Metal1 spacing < 0.5” ,是违反了()哪类设计规则?
  - [20] 正确答案.B
  - [20] 难易度.易
  - [20] 选项数.5
  - [20] A.最小宽度
  - [20] B.最小间距
  - [20] C.最小间隙
  - [20] D.最小交叠
  - [20] E.最小扩展
- 

- [21] 题型.单选题
- [21] 题干.版图网表中显示 “t 4 gnd! Inputoutput” 信息,其中 t 代表()什么含义?

[21] 正确答案.B

[21] 难易度.易

[21] 选项数.4

[21] A.端口名

[21] B.端口

[21] C.端口类型

[21] D.连线名

---

[22] 题型.单选题

[22] 题干.版图网表中显示“t 7 A input”信息,说明端口 A 是()什么类型的端口?

[22] 正确答案.A

[22] 难易度.易

[22] 选项数.3

[22] A.输入端口

[22] B.输出端口

[22] C.双向端口

---

[23] 题型.单选题

[23] 题干.用四端器件绘制电路图时,NMOS 管和 PMOS 管的衬底连接正确的是()。

[23] 正确答案.C

[23] 难易度.易

[23] 选项数.4

[23] A.接到源端

[23] B.接到漏端

[23] C.NMOS 管衬底接地,PMOS 管衬底接电源

[23] D.NMOS 管衬底接电源,PMOS 管衬底接地

---

- [24] 题型.单选题
- [24] 题干.三端器件的衬底默认与()哪里连接?
- [24] 正确答案.C
- [24] 难易度.易
- [24] 选项数.4
- [24] A.电源 Vdd
- [24] B.接地端 GND
- [24] C.源极
- [24] D.漏极
- 

- [25] 题型.单选题
- [25] 题干.若不进行化简,则逻辑式  $F = \sim(ABC) + \sim(ABD)$  需要用()几个 CMOS 门才能实现?
- [25] 正确答案.D
- [25] 难易度.易
- [25] 选项数.4
- 

- [26] 题型.单选题
- [26] 题干.设计图层时对图层的命名原则是()什么?
- [26] 正确答案.B
- [26] 难易度.易
- [26] 选项数.3
- [26] A.根据个人喜好
- [26] B.与验证工具中的名称相同
- [26] C.以常用图层名称命名
- 

- [27] 题型.单选题
- [27] 题干.展现电路的逻辑电路连接的是()哪种视图模式?
- [27] 正确答案.B
- [27] 难易度.易

- [27] 选项数.4
  - [27] A.layout
  - [27] B.schematic
  - [27] C.symbol
  - [27] D.都不是
- 

- [28] 题型.单选题
  - [28] 题干.关于电路的层次,自下向上顺序正确的是
  - [28] 正确答案.A
  - [28] 难易度.易
  - [28] 选项数.4
  - [28] A.晶体管级别-门级-门级以上
  - [28] B.门级-门级以上-晶体管级别
  - [28] C.晶体管级别-门级以上-门级
  - [28] D.门级-晶体管级别-门级以上
- 

- [30] 题型.单选题
  - [30] 题干.Descend Read 命令的含义是()。
  - [30] 正确答案.B
  - [30] 难易度.易
  - [30] 选项数.4
  - [30] A.编辑下级视图
  - [30] B.只读下级视图
  - [30] C.在当前状态下编辑
  - [30] D.显示当前电路级别
- 

- [31] 题型.单选题
- [31] 题干.如果想在电路图模式下编辑符号,可以选择以下()哪个命令?

- [31] 正确答案.C
  - [31] 难易度.易
  - [31] 选项数.4
  - [31] A.Descend Edit
  - [31] B.Descent Read
  - [31] C.Edit in Place
  - [31] D.Show Scope
- 

- [32] 题型.单选题
  - [32] 题干.版图绘制应该在()哪个视图中进行?
  - [32] 正确答案.A
  - [32] 难易度.易
  - [32] 选项数.4
  - [32] A.layout
  - [32] B.schematic
  - [32] C.symbol
  - [32] D.都不是
- 

- [33] 题型.单选题
  - [33] 题干.版图绘制时一般用()哪个图层来实现器件连接?
  - [33] 正确答案.D
  - [33] 难易度.易
  - [33] 选项数.4
  - [33] A.N-well
  - [33] B.n-select
  - [33] C.p-select
  - [33] D.metal
- 

- [34] 题型.单选题
- [34] 题干.为了后续连接方便,信号端一般用()什么图层引出?

[34] 正确答案.D

[34] 难易度.易

[34] 选项数.4

[34] A.active

[34] B.poly

[34] C.metal1

[34] D.metal2

---

[35] 题型.单选题

[35] 题干.电源线和地线一般用()什么图层来画?

[35] 正确答案.C

[35] 难易度.易

[35] 选项数.4

[35] A.active

[35] B.poly

[35] C.metal1

[35] D.metal2

---

[36] 题型.单选题

[36] 题干.Clibre 工具是由()哪家公司出口的?

[36] 正确答案.C

[36] 难易度.易

[36] 选项数.4

[36] A.Synopsys

[36] B.Cadence

[36] C.Metor

[36] D.芯愿景

---

[37] 题型.单选题

[37] 题干.反相器的版图一般用到()几个 pitch?

[37] 正确答案.A

[37] 难易度.易

[37] 选项数.4

---

[38] 题型.单选题

[38] 题干.一个四输入的或非门,一般采用()几个 pitch?

[38] 正确答案.C

[38] 难易度.易

[38] 选项数.4

---

[39] 题型.单选题

[39] 题干.通过版图编辑窗口中的()哪一个菜单可以完整观察到版图层次化信息?

[39] 正确答案.C

[39] 难易度.易

[39] 选项数.5

[39] A.Edit

[39] B.options

[39] C.Design 下 Hierarchy 选项中的 Tree

[39] D.verify

[39] E.window

---

---

---

---

---

---

---

---

---

---



[74] 难易度.易

[74] 选项数.2

[74] A.正确

[74] B.错误

---

[75] 题型.判断题

[75] 题干.建立版图文件的命令和新建电路图文件相同,都是 File-New-Cellview。

[75] 正确答案.A

[75] 难易度.易

[75] 选项数.2

[75] A.正确

[75] B.错误

---

[76] 题型.判断题

[76] 题干.版图中 MOS 管的沟道长由多晶硅栅的宽度确定。

[76] 正确答案.A

[76] 难易度.易

[76] 选项数.2

[76] A.正确

[76] B.错误

---

[77] 题型.判断题

[77] 题干.建立设计单元库的目的是为了避免重复绘制那些反复在电路中用到的版图单元。

[77] 正确答案.A

[77] 难易度.易

[77] 选项数.2

[77] A.正确

[77] B.错误

---

[78] 题型.判断题

[78] 题干.LVS 结果保存在 si.out 文件中,文件分别把版图和电路图的元器件、端口和连线的数目显示出来,并显示匹配情况。

[78] 正确答案.A

[78] 难易度.易

[78] 选项数.2

[78] A.正确

[78] B.错误

---

[79] 题型.判断题

[79] 题干.用 DIVA 进行与非门 LVS 验证时,是用与非门的电路图直接和版图进行比较。

[79] 正确答案.B

[79] 难易度.易

[79] 选项数.2

[79] A.正确

[79] B.错误

---

[80] 题型.判断题

[80] 题干.添加 Pin 端口时需要在 LSW 中选择相应的图层,否则无法正确添加端口。

[80] 正确答案.A

[80] 难易度.易

[80] 选项数.2

[80] A.正确

[80] B.错误

---

[81] 题型.判断题

[81] 题干.或非门版图中 NMOS 管并联,PMOS 管串联。

[81] 正确答案.A

[81] 难易度.易

[81] 选项数.2

[81] A.正确

[81] B.错误

---

[82] 题型.判断题

[82] 题干.CMOS 电路可以直接得到与门逻辑。

[82] 正确答案.B

[82] 难易度.易

[82] 选项数.2

[82] A.正确

[82] B.错误

---

[83] 题型.判断题

[83] 题干.绘制复合逻辑门电路时,通过逻辑式化简可能用一级电路就可以实现该逻辑。

[83] 正确答案.A

[83] 难易度.易

[83] 选项数.2

[83] A.正确

[83] B.错误

---

[84] 题型.判断题

[84] 题干.NMOS 管的衬底电位不可以直接加在圆片的 P 型衬底上,而是要绘制一个 P 型有源区,将引线孔放在 P 型有源区上。

[84] 正确答案.A

[84] 难易度.易

[84] 选项数.2

[84] A.正确

[84] B.错误

---

[85] 题型.判断题

[85] 题干.PMOS 管的衬底电位可以直接加在器件所在的 N 型阱区上。

[85] 正确答案.B

[85] 难易度.易

[85] 选项数.2

[85] A.正确

[85] B.错误

---

[86] 题型.判断题

[86] 题干.图层的颜色决定了图层的性质和作用。

[86] 正确答案.B

[86] 难易度.易

[86] 选项数.2

[86] A.正确

[86] B.错误

---

[87] 题型.判断题

[87] 题干.版图布局布线时,可以考虑用有源区、多晶等材料完成布线。

[87] 正确答案.A

[87] 难易度.易

[87] 选项数.2

[87] A.正确

[87] B.错误

---

[88] 题型.判断题

[88] 题干.Dracula 的 DRC 验证是对版图 gds 文件进行验证,因此在进行 Dracula 验证之前先生成版图的 GDS 文件。

[88] 正确答案.A

[88] 难易度.易

[88] 选项数.2

[88] A.正确

[88] B.错误

---

[89] 题型.判断题

[89] 题干.LVS 验证完成后,需在版图设计窗口选择 Launch-Dracula Interactive 命令后,在新增的 LVS 菜单中选择 Setup 命令,并输入完整的 LVS 验证路径才能查看 LVS 验证的错误信息。

[89] 正确答案.A

[89] 难易度.易

[89] 选项数.2

[89] A.正确

[89] B.错误

---

[90] 题型.判断题

[90] 题干.电路符号可以告诉我们电路功能和特性,不能说明内部结构。

[90] 正确答案.A

[90] 难易度.易

[90] 选项数.2

[90] A.正确

[90] B.错误

---

[91] 题型.判断题

[91] 题干.D 触发器是双稳态电路,可以存储 1 位二进制数。

[91] 正确答案.A

[91] 难易度.易

[91] 选项数.2

[91] A.正确

[91] B.错误

---

[92] 题型.判断题

[92] 题干.CMOS 传输门是由一个 NMOS 管构成的。

[92] 正确答案.B

[92] 难易度.易

[92] 选项数.2

[92] A.正确

[92] B.错误

---

[93] 题型.判断题

[93] 题干.功能仿真必须要在电路图模式下进行。

[93] 正确答案.B

[93] 难易度.易

[93] 选项数.2

[93] A.正确

[93] B.错误

---

[94] 题型.判断题

[94] 题干.触发器的功能仿真应该采用直流仿真。

[94] 正确答案.B

[94] 难易度.易

[94] 选项数.2

[94] A.正确

[94] B.错误

---

- [95] 题型.判断题
- [95] 题干.DRC 是验证版图与电路图是否匹配。
- [95] 正确答案.B
- [95] 难易度.易
- [95] 选项数.2
- [95] A.正确
- [95] B.错误
- 

- [96] 题型.判断题
- [96] 题干.修改 LVS 错误时,一般先修改 port 错误,再修改 instance 错误。
- [96] 正确答案.A
- [96] 难易度.易
- [96] 选项数.2
- [96] A.正确
- [96] B.错误
- 

- [97] 题型.判断题
- [97] 题干.反相器单元的 P 管的宽长比一般为 N 管的两倍。
- [97] 正确答案.A
- [97] 难易度.易
- [97] 选项数.2
- [97] A.正确
- [97] B.错误
- 

- [98] 题型.判断题
- [98] 题干.与非门中,P 管是并联连接的,N 管是串联连接的。
- [98] 正确答案.A
- [98] 难易度.易
- [98] 选项数.2

[98] A.正确

[98] B.错误

---

[99] 题型.判断题

[99] 题干.为了布局布线更加方便,通常我们将与非门的各端口放在一直线上。

[99] 正确答案.B

[99] 难易度.易

[99] 选项数.2

[99] A.正确

[99] B.错误

---

[100] 题型.判断题

[100] 题干.或非门中,P管是并联连接的,N管是串联连接的。

[100] 正确答案.B

[100] 难易度.易

[100] 选项数.2

[100] A.正确

[100] B.错误

---

[101] 题型.判断题

[101] 题干.在设计与非门标准单元时,输出走线可能需要作一些改动。

[101] 正确答案.A

[101] 难易度.易

[101] 选项数.2

[101] A.正确

[101] B.错误

---

[102] 题型.判断题

[102] 题干.在设计与或非门标准单元时,为满足 DRC 要求,通孔与多晶孔的摆放可能需要进行修改。

[102] 正确答案.A

[102] 难易度.易

[102] 选项数.2

[102] A.正确

[102] B.错误

---

[103] 题型.判断题

[103] 题干.或与非门通常和与或非门具有相同的 pitch 个数。

[103] 正确答案.A

[103] 难易度.易

[103] 选项数.2

[103] A.正确

[103] B.错误

---

[104] 题型.判断题

[104] 题干.或与非的逻辑和与或非门类似,因此版图设计时通常可以参考。

[104] 正确答案.A

[104] 难易度.易

[104] 选项数.2

[104] A.正确

[104] B.错误

---

[105] 题型.判断题

[105] 题干.锁存器是一种对脉冲边沿敏感的存储单元电路,它们可以在特定输入脉冲边沿作用下改变状态。

[105] 正确答案.B

[105] 难易度.易

[105] 选项数.2

[105] A.正确

[105] B.错误

---

[106] 题型.判断题

[106] 题干.对于触发器等比较大的数字单元,为了节省面积,版图设计可以将同类型的串联或并联的 MOS 管进行源/漏共享接法。

[106] 正确答案.A

[106] 难易度.易

[106] 选项数.2

[106] A.正确

[106] B.错误

---

[107] 题型.判断题

[107] 题干.触发器器是一种对脉冲边沿敏感的存储单元电路,它们可以在特定输入脉冲边沿作用下改变状态。

[107] 正确答案.A

[107] 难易度.易

[107] 选项数.2

[107] A.正确

[107] B.错误

---

[108] 题型.判断题

[108] 题干.工艺文件通常被用在新建工艺库时,在 New Technology Library 窗口中的 Load ASCII Technology File 选项里选择填写。

[108] 正确答案.A

[108] 难易度.易

[108] 选项数.2

[108] A.正确

[108] B.错误

---

[109] 题型.判断题

[109] 题干.如果需要修改工艺线提供的版图层次,需要经历一下步骤:点击 icfb 主界面中的 Technology File Manager;在出现的窗口中点击 Edit Layers;然后点击 Add 选项,填写所需添加层次的相关信息;最后后点击 OK 和 save;请问是否正确?

[109] 正确答案.A

[109] 难易度.易

[109] 选项数.2

[109] A.正确

[109] B.错误

---

[110] 题型.判断题

[110] 题干.版图输入的设置不可以保存为文件以便调用。

[110] 正确答案.B

[110] 难易度.易

[110] 选项数.2

[110] A.正确

[110] B.错误

---

[111] 题型.判断题

[111] 题干.为了确保版图单元的性能,通常在版图设计时在阱内加阱接触;而在衬底上加衬底接触。

[111] 正确答案.A

[111] 难易度.易

[111] 选项数.2

[111] A.正确

[111] B.错误

---

[112] 题型.判断题

[112] 题干.在版图输入时如果需要画多个孔,只要在调用界面中的 Rows(行)或者 Columns(列)中填写需要调用的个数,另外在 Delta Y 和 Delta X 中填入 Y 方向、X 方向这些 PCO 的间隔距离,就可以出现孔的阵列,这种调用方式称为阵列调用,请问是否正确?

[112] 正确答案.A

[112] 难易度.易

[112] 选项数.2

[112] A.正确

[112] B.错误

---

[113] 题型.判断题

[113] 题干.在层次化版图输入时有两种下层单元的编辑方法,分别是 Decend Edit 和 Edit In Place。

[113] 正确答案.A

[113] 难易度.易

[113] 选项数.2

[113] A.正确

[113] B.错误

---

[114] 题型.判断题

[114] 题干.在调用 PDK 中的 MOS 管时,只要在 Create Instance 窗口中,在 Total Width 选项中填写所需的沟宽,就能实现参数化版图设计。

[114] 正确答案.A

[114] 难易度.易

[114] 选项数.2

[114] A.正确

[114] B.错误

---

[115] 题型.判断题

[115] 题干.由于电源线、地线非常重要,因此可以尽量增加它们的宽度,以避免电压降和电迁移问题。

[115] 正确答案.B

[115] 难易度.易

[115] 选项数.2

[115] A.正确

[115] B.错误

---

[116] 题型.判断题

[116] 题干.电源和地的走线在数字标准单元模块上大致是间隔分布的。

[116] 正确答案.A

[116] 难易度.易

[116] 选项数.2

[116] A.正确

[116] B.错误

---

[117] 题型.判断题

[117] 题干.所谓平衡树时钟结构是指从时钟压点(Clock Pad)引入芯片内部的时钟信号首先经过一个 C0 的驱动单元,然后由 C0 驱动 C1~C9 这第二级的缓冲单元,而 C1 又驱动第三级两个缓冲单元,产生的 C11、C21 两个信号去驱动芯片内部的时钟单元,请问是否正确?

[117] 正确答案.A

[117] 难易度.易

[117] 选项数.2

[117] A.正确

[117] B.错误

---

[118] 题型.判断题

[118] 题干.如果芯片面积较大,时钟频率较高,可以在时钟树规划时采用添加骨架(SPINE)的方式以减小时钟的互连线延时。

[118] 正确答案.A

[118] 难易度.易

[118] 选项数.2

[118] A.正确

[118] B.错误

---

[119] 题型.判断题

[119] 题干.所谓天线效应是指长金属线(面积较大的金属线)在集成电路加工过程中会吸引大量的电荷(因为刻蚀金属工艺中是在强电场中进行的),如果该金属直接与管子栅相连的话,可能会在栅极形成高电压,从而导致栅氧化层击穿。因此在深亚微米 CMOS 工艺通常限制了这种几何图形的总面积,从而将栅氧化层被破坏的可能性降低,请问以上描述是否正确?

[119] 正确答案.A

[119] 难易度.易

[119] 选项数.2

[119] A.正确

[119] B.错误

---

[120] 题型.判断题

[120] 题干.对于几个要求尽可能放置在一起,避免它们之间长距离走线的单元来说,可以在版图中把这些单元做成一个标准单元,然后参与自动布局布线。

[120] 正确答案.A

[120] 难易度.易

[120] 选项数.2

[120] A.正确

[120] B.错误

---

[121] 题型.判断题

[121] 题干.在集成电路板设计中通常选用上层金属作为掩膜选项,这样在改版的时候较方便。

[121] 正确答案.A

[121] 难易度.易

[121] 选项数.2

[121] A.正确

[121] B.错误

---

[122] 题型.判断题

[122] 题干.为了保证在布局布线的时候,几个信号能够紧挨在一起以便于做掩膜选项,可以在逻辑中创建了一个掩膜选项单元,经过这样修改后,在布局布线完成之后,几个掩膜选项信号就很容易进行就近连接,请问以上描述是否正确?

[122] 正确答案.A

[122] 难易度.易

[122] 选项数.2

[122] A.正确

[122] B.错误

---

[123] 题型.判断题

[123] 题干.针对数字逻辑中的模拟单元或器件,为避免逻辑划分过程中造成的复杂性,可以把数字逻辑中的模拟单元或器件也做成一个标准单元,这样不需要把它单独放到模拟模块中设计,方便进行布局布线,请问是否正确?

[123] 正确答案.A

[123] 难易度.易

[123] 选项数.2

[123] A.正确

[123] B.错误

---

[124] 题型.判断题

[124] 题干.在布局布线过程中,如果在顶层中有两个宽长比不同的同类型单元,如反相器,那么这两个反相器必须要建两种类型的单元,并且分别对它们进行宽长比的设置,否则布局布线工具是不能识别这两个单元的。与此相对应的,如果这两个反相器不是在顶层,而是在某一个单元中,如触发器,那么可以只建一个单元。

[124] 正确答案.A

[124] 难易度.易

[124] 选项数.2

[124] A.正确

[124] B.错误

---

[125] 题型.判断题

[125] 题干.在形成整体的版图并通过 DRC、LVS 的验证后,这个时候的版图 GDS 数据还不能拿去制作掩膜版,主要原因是该版图 GDS 数据中的层次跟最终制版的层次并不是完全一致的;另外该版图 GDS 数据还需要进行工艺涨缩处理,以满足掩膜版制作要求,请问是否正确?

[125] 正确答案.A

[125] 难易度.易

[125] 选项数.2

[125] A.正确

[125] B.错误

---

[126] 题型.判断题

[126] 题干.采用 Dracula 工具进行版图数据处理的方法和步骤基本同 DRC、LVS 的步骤。

[126] 正确答案.A

[126] 难易度.易

[126] 选项数.2

[126] A.正确

[126] B.错误

---

[127] 题型.判断题

[127] 题干.作为与加工线之间的接口文件,制版文件主要内容包括芯片的基本信息和工艺层次等。

[127] 正确答案.A

[127] 难易度.易

[127] 选项数.2

[127] A.正确

[127] B.错误

---

[128] 题型.判断题

[128] 题干.在产品加工之前,设计者需要填写加工线提供的 checklist 文件中的相关内容。

[128] 正确答案.A

[128] 难易度.易

[128] 选项数.2

[128] A.正确

[128] B.错误

---

[129] 题型.简答题

[129] 题干.DRC 验证结果显示 “Metal1 to Metal1 spacing < 0.5” 是什么错误,如何修改?

[129] 正确答案.A

[129] 难易度.易

[129] 选项数.1

[129] A.是两条 1 铝线的间距过小,小于最小宽度限制的 0.5um。调整版图中 1 铝线的间距,使其大于等于 0.5um。

---

[130] 题型.简答题

[130] 题干.如何用晶体管的连接方式实现复合逻辑门中的与、或、非的逻辑?

[130] 正确答案.A

[130] 难易度.易

[130] 选项数.1

[130] A.通常先完成 NMOS 管的电路结构,再按照对偶原则绘制 PMOS 电路。1.NMOS 管串联实现“与”逻辑 2.NMOS 管并联实现“或”逻辑 PMOS 管连接方式相反 3.输出端实现“非”逻辑。

---

[131] 题型.简答题

[131] 题干.请简述在绘制与或非门 aoi21 版图时需要考虑哪些因素?

[131] 正确答案.A

[131] 难易度.易

[131] 选项数.1

[131] A.1.各晶体管尺寸需与电路图中器件尺寸一致 2.晶体管连接关系需与电路图一致 3.端口类型和端口名称与电路图一致 4.合理布局布线

---

[132] 题型.简答题

[132] 题干.简述数据选择器单元的功能。

[132] 正确答案.A

[132] 难易度.易

[132] 选项数.1

[132] A.数据选择器是指经过选择,把多个通道的数据传送到唯一的公共数据通道上去,实现数据选择功能的逻辑电路。

---

[133] 题型.简答题

[133] 题干.简述数据选择器的工作原理。

[133] 正确答案.A

[133] 难易度.易

[133] 选项数.1

[133] A." $Y = \bar{S}B + SA$ ,S 是数据选择控制端,S 为 0 时选择 A,为 1 时选 S 择 B"

---

[134] 题型.填空题

[134] 题干.画电路时调用已有单元时选择的命令是\_\_\_\_\_。

[134] 难易度.易

[134] 选项数.1

[134] A.instacne

---

[135] 题型.单选题

[135] 题干.

反相器电路中, NMOS 管和 PMOS 管的栅极连接在一起, 作为反相器的哪个端口 ( )

[135] 正确答案.A

[135] 难易度.易

[135] 选项数.4

[135] A.

输入

[135] B.

输出

[135] C.

电源

[135] D.

地

---

[136] 题型.单选题

[136] 题干.

反相器电路中，NMOS管和PMOS管的栅极连接在一起，作为反相器的哪个端口（ ）

[136] 正确答案.A

[136] 难易度.中

[136] 知识点.电路原理

[136] 选项数.4

[136] A.

输入

[136] B.

输出

[136] C.

电源

[136] D.

地

---

[137] 题型.简答题

[137] 题干.

简述集成电路版图绘制的一般流程

[137] 正确答案.A

[137] 难易度.易

[137] 选项数.1

---

[138] 题型.判断题

[138] 题干.

多晶这种材料制作的电阻，阻值可以很大

[138] 正确答案.B

[138] 难易度.中

[138] 知识点.基础知识

[138] 选项数.2

[138] A.正确

[138] B.错误

---

[139] 题型.判断题

[139] 题干.

串电阻的阻值可以很大

[139] 正确答案.A

[139] 难易度.中

[139] 知识点.基础知识

[139] 选项数.2

[139] A.正确

[139] B.错误

---

[140] 题型.判断题

[140] 题干.

电阻的版图一定是长条形状

[140] 正确答案.B

[140] 难易度.易

[140] 知识点.基础知识

[140] 选项数.2

[140] A.正确

[140] B.错误

---

[141] 题型.判断题

[141] 题干.

建立版图文件的命令和新建电路图文件相同，都是 File-New-Cellview

- [141] 正确答案.A
  - [141] 难易度.易
  - [141] 知识点.基础知识
  - [141] 选项数.2
  - [141] A.正确
  - [141] B.错误
- 

- [142] 题型.判断题
- [142] 题干.

在绘制版图时，版图的面积越小越好，所以要将 NMOS 管和 PMOS 管可以无限靠近

- [142] 正确答案.B
  - [142] 难易度.中
  - [142] 知识点.基础知识
  - [142] 选项数.2
  - [142] A.正确
  - [142] B.错误
- 

- [143] 题型.单选题
- [143] 题干.

创建电路图文件时，其视图类型应选择以下哪种类型

- [143] 正确答案.B
- [143] 难易度.易

[143] 知识点.基础知识

[143] 选项数.3

[143] A.

Layout

[143] B.

Schematic

[143] C.

symbol

---

[145] 题型.单选题

[145] 题干.

在建立版图文件时，视图类型是什么

[145] 正确答案.B

[145] 难易度.易

[145] 选项数.3

[145] A.

Schematic

[145] B.

Layout

[145] C.

symbol

---

[146] 题型.单选题

[146] 题干.

进行 LVS 时, 与电路文件进行比较是是哪种视图文件

[146] 正确答案.B

[146] 难易度.易

[146] 选项数.4

[146] A.

电路文件

[146] B.

版图文件

[146] C.

符号图文件

[146] D.

提取文件

---

[147] 题型.单选题

[147] 题干.

用四端器件绘制电路图时，NMOS管和PMOS管的衬底连接正确的是

[147] 正确答案.C

[147] 难易度.中

[147] 知识点.电路原理

[147] 选项数.4

[147] A.

接到源端

[147] B.

接到漏端

[147] C.

NMOS管衬底接地，PMOS管衬底接电源

[147] D.

NMOS管衬底接电源，PMOS管衬底接地

---

---

---

---

[151] 题型.判断题

[151] 题干.

库和单元都是以文件夹的形式存在

[151] 正确答案.A

[151] 难易度.易

[151] 知识点.基础知识

[151] 选项数.2

[151] A.正确

[151] B.错误

---

[152] 题型.判断题

[152] 题干.

建立设计单元库的目的是为了避免重复绘制那些反复在电路中用到的版图单元

[152] 正确答案.A

[152] 难易度.易

[152] 选项数.2

[152] A.正确

[152] B.错误

---

[153] 题型.判断题

[153] 题干.

版图中 MOS 管的沟道长由多晶硅栅的宽度确定

[153] 正确答案.A

[153] 难易度.易

[153] 知识点.基础知识

[153] 选项数.2

[153] A.正确

[153] B.错误

---

[154] 题型.判断题

[154] 题干.

或非门版图中 NMOS 管并联, PMOS 管串联

[154] 正确答案.A

[154] 难易度.难

[154] 知识点.电路原理

[154] 选项数.2

[154] A.正确

[154] B.错误

---

[155] 题型.判断题

[155] 题干.

CMOS 电路可以直接得到与门逻辑

[155] 正确答案.B  
[155] 难易度.难  
[155] 知识点.电路原理  
[155] 选项数.2  
[155] A.正确  
[155] B.错误

---

---

[157] 题型.单选题  
[157] 题干.

版图进行设计规则验证（DRC）的目的是什么

[157] 正确答案.B  
[157] 难易度.中  
[157] 知识点.基础知识  
[157] 选项数.3  
[157] A.

检查是否有短路、断路及悬空节点

[157] B.

检查是否违反设计规则

[157] C.

检查版图和电路图是否一致

---

[158] 题型.单选题

[158] 题干.

DRC 验证结果显示 “Metal1 to Metal1 spacing < 0.5” ， 是违反了哪类设计规则

[158] 正确答案.B

[158] 难易度.难

[158] 知识点.电路原理

[158] 选项数.4

[158] A.

最小宽度

[158] B.

最小间距

[158] C.

最小交叠

[158] D.

最小扩展

---

[159] 题型.单选题

[159] 题干.

画 MOS 管版图时, 栅用的哪个图层

[159] 正确答案.C

[159] 难易度.难

[159] 知识点.电路原理

[159] 选项数.4

[159] A.

A1

[159] B.

A2

[159] C.

GT

[159] D.

TO

---

[161] 题型.单选题

[161] 题干.

按照 0.5um 设计规则，接触孔的大小不能小于

[161] 正确答案.A

[161] 难易度.易

[161] 知识点.基础知识

[161] 选项数.4

[161] A.

0.5\*0.5

[161] B.

0.3\*0.3

[161] C.

0.4\*0.4

[161] D.

0.1\*0.1

---

[162] 题型.单选题

[162] 题干.

CMOS 与非门需要用到几个 MOS 管

[162] 正确答案.C  
[162] 难易度.中  
[162] 知识点.电路原理  
[162] 选项数.4  
[162] A.

2

[162] B.

3

[162] C.

4

[162] D.

5

---

[163] 题型.单选题

[163] 题干.

画非门版图时，输入输出的引线，用哪个图层画

[163] 正确答案.A

[163] 难易度.易

[163] 选项数.4

[163] A.

A1

[163] B.

TO

[163] C.

GT

[163] D.

W1

---

[164] 题型.单选题

[164] 题干.

CMOS 与非门电路中, 两个 NMOS 管是什么连接关系

[164] 正确答案.A

[164] 难易度.易

[164] 选项数.3

[164] A.

串联

[164] B.

并联

[164] C.

不连

---

[165] 题型.判断题

[165] 题干.

绘制版图时，栅 GT 和金属 A1 两个图层可以直接连接，不需要放置接触孔

[165] 正确答案.B

[165] 难易度.易

[165] 知识点.基础知识

[165] 选项数.2

[165] A.正确

[165] B.错误

---

[166] 题型.判断题

[166] 题干.

PMOS 管和 NMOS 管生产工艺中，都有做阱区这一步骤

[166] 正确答案.B

[166] 难度度.易

[166] 选项数.2

[166] A.正确

[166] B.错误

---

[167] 题型.简答题

[167] 题干.

### 课程报告

[167] 正确答案.A

[167] 难度度.易

[167] 选项数.1

---

[168] 题型.简答题

[168] 题干.

### 报告提交

[168] 正确答案.A

[168] 难度度.易

[168] 选项数.1

---

[169] 题型.简答题

[169] 题干.

学习报告提交, 要求 1000 字以上

[169] 正确答案.A

[169] 难度度.易

[169] 选项数.1

---